

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

11-072804

(43)Date of publication of application: 16.03.1999

(51)Int.CI.

G02F 1/136 G02F 1/1343

(21)Application number: 10-049722

(71)Applicant :

(72)Inventor:

·

SEIKO EPSON CORP

(22)Dat of filing:

02.03.1998

HIRABAYASHI YUKIYA

(30)Priority

Priority number: 09159699

Priority date: 17.06.1997

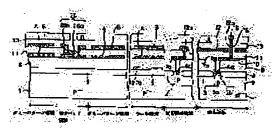
Priority country: JP

(54) SUBSTRATE FOR ELECTRO-OPTIC DEVICE, ELECTRO-OPTIC DEVICE, ELECTRONIC APPARATUS AND PROJECTION TYPE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To embody a structure capable of achieving the uniformization of a polishing rate without increasing the film thicknesses of interlay r insulating films relating to the films to be polished with a substrate for a liquid crystal panel having a laminated film structure obtd. by alternately and rep titively depositing the interlayer insulating films and metallic layers on a semiconductor substrate into which element regions of transistors for pixel selection are built.

SOLUTION: This substrate for the liquid crystal panel has connecting plugs 15 for conducting and connecting wiring films 10 consisting of the first metallic layer across the second interlayer insulating film 11 under a lightproof film through apertures 12a opened at the lightproof film 12 consisting of the second material layer in the pixel regions and pixel electrodes consisting of the third m tallic layer across the third interlayer insulating film 13 on the lightproof film. Lower layer dummy patterns A consisting of the first metallic layer and the upp r layer dummy patterns B consisting of the second metallic layer are superposed and formed on the circumferences of the input terminal pads 26 of the non-pixel regions. Since the level of the deposition surface of the third interlayer insulating film 13 on the dummy patterns A, B is raised, the excessive polishing in these parts may be eliminated. The uniform polishing rate is, th refor, obtd. in CMP treatment.



LEGAL STATUS

[Date of request for examination]

[Dat of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision f rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of xtinction of right]

医闭口性 副曲

人名民志人民 为旧图 7、美智章(56)

 \mathbf{F} f

002F 1/133 .

1/13/8

P. L. S

F (11);

18. \$6 \$1 1.0 5.7.0 \$7.2 \$\$末 \$\$\$\$\$6

CONTRACTOR OF THE PARTY.

新心。265° 温度医疗疗病与环境。

· 孫章 春季 養紅空草状

センターをであり行うと思力定規業用機関

ローエグソンを安全会自

\$* 提出 计常准 并加制(eff)

T 1 - 1 - 401027 47 1 57

。· 校园的 (2015年) - 李紫红的 - 1000年

V 7 5 5 70 72 1.3

网络克克克 医多克克氏病 医多种

THIS PAGE BLANK (USPTO)

如此,或可以或可以或時間數一點提出的。 (2011年) 成果如果了一位。

一表 "昭天城市"除五县 (大大五道)(8)。 64 (1977) 11 19 (1947) 14 1 2000年時刊 11月1日日本東京東京中央中国大学 联 11. 计图形网络性写真 在海路位置的 3.73 (3) 产生的的制度。 The State of the S MANAGER OF STREET TO CHARLES 1. A. 对象是数据 3. 对于原始的 4. 第重制 "在一个""这个"工艺工艺"的现在分词。 で行っておさらの形態に、着手のはであるか。 是交流。17、1945年1日,1963年1日,1963年1日,1963年1日 那种"大大"的"大"的"大"的"大"的"大"。 A COLOR OF ATTENDED TO A COLOR OF

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平11-72804

(43)公開日 平成11年(1999)3月16日

(51) Int.Cl.4

鐵別記号

G02F 1/136 1/1343

500

FΙ

G02F 1/136

1/1343

500

審査請求 未請求 請求項の数18 OL (全 32 頁)

(21)出願番号

特願平10-49722

(22)出魔日

(32)優先日

平成10年(1998) 3月2日

(31) 優先権主張番号 特顧平9-159699

平9 (1997) 6 月17日

(33)優先權主張国

日本 (JP)

(71)出顧人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 平林 幸哉

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

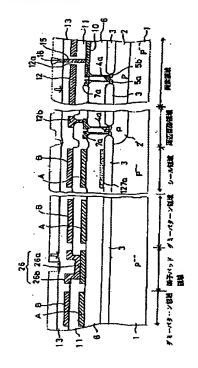
(74)代理人 弁理士 山田 稔

(54) 【発明の名称】 電気光学装置用基板、電気光学装置、電子機器及び投写型表示装置

(57)【要約】

【課題】 画索選択用トランジタの紫子領域を作り込ん だ半導体基板の上に層間絶縁膜とメタル層を交互に繰り 返して成膜した積層膜構造を有する液晶パネル用基板に おいて、被研磨膜に係る層間絶縁膜を厚膜化せずに、研 磨レートの均一化を達成できる構造を実現する。

【解決手段】 液晶パネル用基板は、画素領域において 第2のメタル層からなる遮光膜12に開けた開口部12 aを通して遮光膜下の第2の層間絶縁膜11を挟んで第 1のメタル層からなる配線膜10と遮光膜上の第3の層 間絶縁膜13を挟んで第3のメタル層からなる画素電極 とを導電接続する接続プラグ15を備えている。非画素 領域の入力端子パッド26の周囲に、第1のメタル層か らなる下層ダミーパターンAと第2のメタル層からなる 上層ダミーパターンBが積み重ね形成されている。ダミ ーパターンA, B上の第3の層間絶縁膜13の成膜表面 レベルが底上げされるため、その部分での過研磨を解消 できる。そのため、CMP処理において一様の研磨レー トが得られる。



記導電層からなる単層又は複層のダミーパターシを有し、金、凸パターンは前記基板上の2次元方向に繰り返し展開形

へ。【特許請求の範囲』。***「行法は今年度多(O)。民語 【請求項1】 各画素に対応するスイッチング素子が基 【請求項8】 請求項6又は請求項7において、前記ダ 板上に配置される画素領域において、海複数の層間絶縁膜 (1) あっミーパターンは、前記スイッチング素子の制御配線層と ○でおり、該複数の夢電層のうちの最上層の夢電層より下 ♡ ↓ +ことを特徴とする電気光学装置用基板。 ※ 層の少なくとも一層の前記層間絶縁膜が研磨処理で平坦素では、「請求項9】 一各画案に対応するスイッチング案子が基 化されて成る電気光学装置用基板であって、 まった前記基板上の非画素領域において形成された少なくとも と複数の導電層とが交互に積層された積層膜構造を有し 会区、も下層の前記導電層からなる単層又は複層のダミーパタでは、中層の少なくとも一層の前記層間絶縁膜が研磨処理で平坦 ちれた一つを有して成ることを特徴とする電気光学装置用基 ひした**板**前を吹きしまする歯を高されたは乾塵様又は近 ₹₹₹、【請求項2】 =請求項1において、「前記端子パッドは基 ₹₹₹、-信号を供給する駆動回路の近傍領域には、前記研磨処理 **並ぶ一板縁近傍に配置された入力端子が突形でありた前記入力 点 の層間絶縁膜よりも下層の前記尊電層からなる単層又は** 2013 端子パッドの周囲に配置された前記ダミナバターンは平 - 二、面的に細分化された複数の小分けグミュバターンから成 - 一、気光学装置用基板。 ることを特徴とする電気光学装置用基板、 はある。端子パッドの間は非グミュバターン領域であることを特 徴とする電気光学装置用基板。自身では(「小川川 一 【請求項4】 請求項3において、前記入力端子バッド ますさとその周囲に配置された前記小分けダミポパタ流少との「80%」坦化されて成る電気光学装置用基板であって3 - よりも広く設定されて成ることを特徴とする電気光学装 マスで**置用基板。**。 1300 (元 新年分)版意象脳の経済 また【請求項5】「請求項1において、前記端子パッドは基 。 ② 板内方側に配置された中継端子ペッドであり。前記中継 ミキンパターンを有して成ることを特徴とする電気光学装置用 間隔よりも広く設定されて成ることを特徴とする電気光 学装置用基板。其中一类的大学、一种特别的一种 - 【請求項6】 各画業に対応するスイッチング業子が基 : ::: しており、該複数の導電層のうちの最上層の導電層より ・・・と複数の導電層とが交互に積層された積層膜構造を有し、 ・・・・ 坦化されて成る電気光学装置用基板であって、 『『ふっており、該複数の導電層のうちの最上層の導電層より下』』「前記画素領域の周囲に形成されるシール領域には、その ※ 層の少なくとも一層の前記層間絶縁膜が研磨処理で平坦 ※ 関部領域を除き、前記研磨処理の層間絶縁膜よりも下層 化されて成る電気光学装置用基板であって、 前記画素領域の周囲に形成されるシール領域には、前記・・・・有して成ることを特徴とする電気光学装置用基板。 研磨処理の層間絶縁膜よりも下層の前記導電層からなる とする電気光学装置用基板。 ○○○【請求項7】 。各画素に対応するスイッチング素子が基「☆」。しており、該複数の導電層のうちの最上層の導電層より シング 板上に配置される画素領域において、複数の層間絶縁膜 カラント 層の少なくとも一層の前記層間絶縁膜が研磨処理で平 と複数の導電層とが交互に積層された積層膜構造を有し、大学担化されて成る電気光学装置用基板であって、 10001でおり、該複数の導電層のうちの最上層の導電層より下 」 10前記基板上の非画素領域において前記研密処理の層間絶 -----層の少なくとも一層の前記層間絶縁膜が研磨処理で平坦 -----縁膜よりも下層の前記導電層を含む複数の擬似画素凹凸 ※ 、化されて成る電気光学装置用基板であって、 ※ ※ 、 パターンを有して成ることを特徴とする電気光学装置用 前記画素領域の周囲に形成されるシール領域の外側の外・・・・基板。 | 周領域には、前記研磨処理の層間絶縁膜よりも下層の前 【請求項13】 請求項15において、前記擬似面素凹

ルッとさならし 原済体

一て成ることを特徴とする電気光学装置用基板。 こと複数の導電層とが交互に積層された積層膜構造を有し 👑 同層で形成された孤立パターンの上に積み足されて成る 板上に配置される画素領域において、複数の層間絶縁膜 端子パッドの近傍には、前記研磨処理の層間絶縁膜より、ことでおり、該複数の導電層のうちの最上層の導電層より下 化されて成る電気光学装置用基板であって、 世 : 前記画衆領域の周辺に配置され前記スイッチング衆子に 複層のダミーパターンを有して成ることを特徴とする電 【請求項1.0】 各画素に対応するスイッチング素子が 膜と複数の導電層とが交互に積層された積層膜構造を有 NY ほしておりご該複数の導電層のうちの最上層の選電層より 下層の少なくとも一層の前記層間絶縁膜が研磨処理で平 には、該シール領域の辺領域又は当該隅部の周辺領域よ りも密度の低い分布であり、前記研磨処理の層間絶縁膜 よりも下層の前記導電層からなる単層又は複層のダミー 基板上に配置される画素領域において、複数の層間絶縁 膜と複数の導電層とが交互に積層された積層膜構造を有 板上に配置される画素領域において、複数の層間絶縁膜が下層の少なくとも一層の前記層間絶縁膜が研磨処理で平 _____の前記導電層からなる単層又は複層のダミーパターンを 【請求項12】 各画素に対応するスイッチング素子が 単層又は複層のダミーパターンを有して成ることを特徴 - 基板上に配置される画素領域において、複数の層間絶縁 ※ 膜と複数の導電層とが交互に積層された積層膜構造を有

成されて成ることを特徴とする電気光学装置用基板。 □【請求項14】◎請求項12又は請求項13において、 赤巻きとご3つの反射型液晶ライトバルブ300R,300 : y: 電層を含み、 エッスエル ニューガン派 「る第1のダミーパターン及び前記第2の導電層からなる あることを特徴とする電気光学装置用基板。 【請求項15】 請求項17において。前記擬似画案凹

項に規定する電気光学装置用基板とこれに対向する透明

で構成されて成ることを特徴とする電気光学装置用基 大概説 診ちささま こうしゃ キャーをパーレ そのぼい

- 「請求項17 」 請求項16に規定する電気光学装置を - 表示部に用いて成ることを特徴とする電子機器。

して**装置。**命もあるしたもであった。 かっとしおい

(1) ○【発明の詳細な説明】」「カウザイ、リカーボイング

1 11 14 7 15

- 17【010101】時 るからの傷者 (小神の語)。 - 7月 用基板等の電気光学装置用基板に関し、特に、画素選択 用索子領域の上に画素領域を積層した電気光学装置用基 三进统 自治性性性致殖性缺乏特征 板に関する。

【0002】 (24年) 主文物を描きあるいます。

- 17に示すように、システム光軸し。に沿って配置した :変換素子130から概略構成される偏光照明装置100 と、偏光照明装置100から射出されたS偏光束をS偏 光束反射面201により反射させる偏光ビームスプリッ を分離するダイクロイックミラー412と、分離された。」を、構成されている。 デー・・・デー・デー 一、青色光(B)を変調する反射型液晶ライトバルブ300 : 「【OOO"う】なお、シール領域27の内側に位置する周 離された後の光束のうち赤色光 (R)の成分を反射させ

色光(G)を変調する反射型液晶ライトバルブ300G 前記スイッチング素子に電気的に接続する第1の前記導 🎏 🚾 🖫 啶 📆 O 📆 O 📆 B にて変調された光を光路逆進させてダイク 電層と前記研磨処理の層間絶縁膜の上に成膜された上層 「一面直イックをデチュー3、412、偏光ビームスプリッタ の前記導電層とが電気的に接続されており、前記第1の『ニー・2000にで合成じ、この合成光をスクリーン600へ投 導電層と前記上層の前記導電層との中間に第2の前記導 三甲二等する投写以ぶるがらなる投写光学系500とから構成 されている。6各反射型液晶ライトバルブ300R,30 前記擬似画案凹凸パクーンは、前記第1の導電層からな。45.200円の1300円にはごそれぞれ図18の断面図に示すよ うな反射型液晶はネル30が用いられている。

第2のグミーパタージのいずれか又は両者の積み重ねで「**・・・【00種3】との反射型液晶パネル30は、ガラス又は 登日セラミッグ等からなる支持基板32上に接着剤で固着さ れた反射型液晶パネル用基板31と、この反射型液晶パ ↑≒凸パターンは少なくとも擬似ゲート線及び擬似データ線 薬量やネル用基拠変1上をシール材36で枠形状に囲み、間隔 以上、逐おいで対向配置した透明導電膜(ITO)からなる対 三二 向電極 (共通電極) 3.3を持つ光入射側のガラス基板3 【請求項16】 請求項1乃至請求項15のいずれかーニュニラと、反射型液晶パネル用基板31とガラス基板35と の間のシール材36で封止された隙間内において充填さ 基板との間隔に電気光学材料を挟持して成ることを特徴 Electric 周知の『PN』(Twisted Nematic)型液晶又は電圧無 印加状態で液晶分子が略垂直配向するSH (Super Home otropic)型液晶37%を有している。

→ 八【0004】この反射型液晶パネル30に用いられる反 ○○○ ライトバルブに用いて成ることを特徴とずる投写型表示 ②産門図1-9に示す。反射型液晶パネル用基板31は、図18 共主に示す多数の画素電極14がマトリクス状に配置された 矩形の画素領域 (表示領域) 20と、画素領域20の左 右辺の外側に位置し、ゲート線(走査電極、行電極)を 三 【発明の翼する技術分野】本発明ば、反射型液晶パネル 皇帝皇**を**変するデート線駆動回路(Yドライバ)22R,22 *Lと、画素電極14の上辺の外側に位置し、データ線 、(信号電極、列電極)についてのプリチャージ及びテス 当年。下回路23と、画素電極14の下辺の外側に位置し、デ ータ線に画像データに応じた画像信号を供給する画像信 【関連の技術】本出願人は、1996年10月22日付 5 号サンプリング回路24と、ゲート線駆動回路22R, 出願に係る特願平8~279388号を以て、以下に述 222L,プリチャージ及びテスト回路23,及び画像信 べる液晶パネル用基板、液晶パネル及び投写型表示装置 「一一号サンプリング回路24の外側には前述したシール材3 ○ ○ の構成を開示した。反射型液晶パネルをライトバルブと ~ ~ 7が位置決めされる枠形状のジール領域27と、下側端 して用いた投写型表示装置(液晶プロジェクタ)は、図 に沿って配列されており、異方性導電膜(ACF)38 を介してフレキシブルテープ配線39に固着接続される 光源部110、インテグレータレンズ120、及び偏光 複数の端子バッド26と、この端子バッド26の列とシ ール領域27との間に位置し、データ線に対し画像デー タに応じた画像信号を供給するデータ線駆動回路(Xド ライバ)21と、そのデータ線駆動回路21の両脇に位 ****・| 夕 2 0:0 と、『偏光ビームスプリック 2 0 0 の S 偏光束反 *** ・・・ | 置し、ガラズ基板 3 5 の対向電極 3 3 に給電するための - *** 射面201から反射された光のうち青色光(B)。の成分 白素白申継端子パッド(いわゆる銀点)。29R、29Lとから

Bと言ダイクロイックミラー412によって青色光が分 真章 返回路(ゲート線駆動回路2°2R、2°2L、プリチャー ジ及びテスト回路23、及び画像信号サンプリング回路 て分離するダイクロイックミラー413と、分離された。 (2002年) にも、光が入射するのを防止するため、最上層の 赤色光 (R)を変調する反射型液晶ライトバルブ300 === 画家電極14と同層の遮光膜25 (図18参照)が設け

典。 | 素領域 2.0の一部を拡大して示す平面図で立図 2.1 は図ペートう連光膜 1.2 が含まれる。なお、この連光膜 1.2 を構成 『劉念の中のA=A』に沿って切断した状態を示す切断図で語彙語する第2のメタル層は、画素領域20の周囲に形成され ション ある。図20において、近は単結晶シリロンのP - 型半。 ことる周辺回路(ゲート線駆動回路22R、22L、プリチ 写 7 。 導体基板 (N ** 型半導体基板でも良い) はで、/ 2 0 mm角の () 2 2 デージ及びテスト回路 2 3 / 画像信号サンプリング回路 、 : 大形ガイズである。12はこの半導体型(1.の355素子 - 12、3.24、及びデータ駆動回路2.1)において素子間の接続 □ 11 (MOSFETなど)形成領域の表面(全面)側に形成と同じ用配線125 (図22参照)を構成する。 きた「冷れた日型ウェル領域、3は半導体基板側の業子非形成型三層(00.12)適光膜12の中継配線10に対応する位置 ※ 類領域における素子分離用に形成されたファールド酸化膜 ぶにはブラグ貫通用閉口部12aが開けられている。遮光 最高。(いわゆるLOCOS)である原図21に示すP型ウェート 高膜12の上には第3の層間絶縁膜13が形成され、この 毎年でル領域2は。例えば画案数7.6.8×10.2.4というようできょ第3の層間絶縁膜1.3の上に略4画案分に対応した矩形 ・ 「な画素がマトリクス状に配置された画案領域20の共通・・・・状の反射電極としての画案電極14が形成されている。 **計画等ウェル領域ともて形成されておりご周辺回路(ゲート線型計画遮光膜12の開口部12aに対応してその内側に位置す** 17、『駆動回路22R,22L』プリ法案書家及び示スト回路 『『』るように、第3,第2の層間絶縁膜13,11を貫通す 23、画像信号サンプリング回路24。及びデータ駆動 ニー るコンタクトホール16が設けられている。このコンタ チャー領域2~(図22参照)とは分離されている。ページをデジVD法により埋め込んだ後、第3の層間絶縁膜13の上 | と、大人ののアプフィールド酸化膜3には1画素毎の区画領 こまずに堆積した高酸点金属層と第3の層間絶縁膜13の表面 ☆~4.1側中央にゲート絶縁膜4bを介して形成されたボリシリ☆☆~平坦化する。次いで、例えば低温スパッタ法によりアル 🏥 🎨 コンスはメタルシリサイド等からなる気無ト電極4 a 🤍 🍇ミニウム層を成膜し、パターニングにより一辺が15〜 三十二ときこのゲート電極4aの両側のP型ウェル領域2の表鼻が、20μm程度の矩形状の画案電極14を形成する。中継 対点で面に形成されたN*型ソース領域5a局NU型ドレイン系統 配線10と画素電極14とは柱状の接続プラグ (層間導 - 注:領域5bとは画素選択用のNチャネル型MOSFET 電部)15で電気的に接続されている。そして、画素電 1947年 (絶縁ゲート型電界効果トランジスタ) jeを構成してい 極14の上にはパッシベーション膜17が全面的に形成 また。定査線方向(画素行方向)に延在してゲート線4を構成。またい【0013】なお、接続プラグ15の形成方法として テルイ**している**に、 こうさきこう y かららまたはカラー はり、は、CMP法で第3の機間絶縁膜13を平坦化した後、 ※等し【0008】また。他方の開口部の内側のP型ウェル領 デニコンタクトホールを開口じ、その中にタングステン等の 域2の表面に形成された行方向共通のP型容量電極領域。高融点金属を埋め込む方法もある。 8と、このP型容量電極領域8の上に絶縁膜(誘電膜) 【0014】このような第3の層間絶縁膜13に対する 『高平 9bを介して形成されたポリシリコン又はヌタルシリサ 『all CMP法による平坦化処理は、その上に成膜される反射 イド等からなる容量電極9aとは画素選択用MOSFE 電極としての表面鏡面様の画素電極14を画素毎に成膜 Tで選択された信号を保持するための保持容量Cを構成 するための必須プロセスである。また、画素電極14の すると**している。**最初が特殊のうなで、いちはは続け 上に保護膜を介して誘電体ミラー膜を形成する場合でも 一二【0009】ゲート電極4a及び容量電極9aの上には『ニー必要となる』このCMP法は、スクライブ前のウエハを ♪ \、第1の層間絶縁膜6が形成され、この絶縁膜6上にはア ◇ ◇ ◇ 化学的なエッチングと機械的な研磨とを併せて進行せし 『ケールミニウムを主体とする第1のメタル層が形成されてい ・・ める成分からなるスラリー(砥液)を用いて研磨する手 197 8. 1892 4 TO THE TO WE WILL 法である。 ・・・ 【0010】第1のメタル層には、列方向に延在するデーポー 【0015】ところが、画素領域20では、画素選択用 - ニュータ線7(図20参照)、データ線7から櫛歯状に突出 MOSFETや保持容量Cの電極配線7a, 10や遮光 ## ***してコンタクトホール6aを介してソース領域4bに導き、## 膜1.2が下地層として形成されており、また、図2.2に へ U.S.を介してドレイン領域5 b.に導電接触すると共にコンタ 企業書2 2 D.パブリチャージ及びデスト回路2 3.。 画像信号サ 三二二クトホール6cを介して容量電極9aに導電接触する中国は、シブリング回路24八及びデータ駆動回路21)では、 → 22.5 【0011】データ線7,ソース電極配線7a及び中継 🕒 🗅 配線12b が下地層として形成されており、更に、端子 配線1.0を構成する第1のメタル層の上には第2の層間 パッド26の領域では第1のメタル層からなる下層膜6 絶縁膜11が形成され、この第2の層間絶縁膜11上に a a 第2のメタル層からなる上層膜26bが積み重ね形 ニューはアルミニウムを主体とする第2のメタル層が形成され、温温で成されているため、第3の層間絶縁膜13の成膜直後で

は図22の点線で示す表面レベル13aは画素領域、周 状に配されているために第3の層間絶縁膜13で覆われ 反映したものとなる。本願の発明者による鋭意研究によ 平添地層(小上原膜2006)が露出してしまう危険性がある。 、のダミーパタニンを予め介在させて底上げし、遮光膜 1 ※陰 4 のためは研磨時間を増やしても、下地層の露出を防ぐこ ※ 1、2の全表面の起伏を抑える構造が採用されている。しか複数へとができるよら結晶やよりでは、計算が発出。 し、このような画素毎の底上げのためだけに中間メタル・・・・1002まましかじ。厚い第3の層間絶縁膜13を形成 層を成膜すると、層間絶縁膜の成膜工程も追加せざるを ※出得ない。また三研磨前の層間絶縁膜の表面起伏が抑えら門第四名が知って深らなり出デスペクト比が大きくなるため、 」☆ れてるいと、却ってCMP処理の初期研磨レートが低く₹♡ 結接続アラグ15を構成する高融点金属でコンタクトホー ○○なりご層間絶縁膜13の表面を鏡面様に平坦化するため、※UNISEを埋め難くぐなる。特にご接続プラグ15は第2 ☆に必要な研磨時間が長くなり、『砥液の消費も増大する。 ☆ 4 の層間絶縁膜☆まと遮光膜15を貫通してから第3の層 ☆ 従っる公画素領域20の画素毎にダミニパターンを成膜の○○間絶縁膜±多を貫通想で画素電極14に繋げるための飛 を表現する構造は、製造プロセス上のデメリットがあり、製造 くしらび越し層間導電部であり、コンタクトホール 1 6 自身は 1a コスト高を招く。 (a l * *** / *** / *** * * (* **)。

王有君,不 大田 李龙

Bath 年【40.01.7】 かいとく コールバヤン よっかい 入り かり 領域20の中心部の第3の層間絶縁膜13の残膜厚が約 『ニーシール左辺縦方向の残膜厚の分布を示し、図25中のプローミが顕在化してしまう。」『『『『『『『『『』』』 - ニューロット×印を連ねるグラフは図23中のbーb′線に沿った『0022】他方。シール領域27の上下辺の中央部の ・ 「ロット×印を連ねるグラフは図23中のc-c 登線に沿土」 画素領域20の膜厚に比べ相対的に薄くなっているた 沿う画素中央横方向の残膜厚の分布を示し、図28中の

. 30.20及びシール領域27での最大膜厚差は約61、20Å ♂ 3 3 − トが落ち研磨し難くなっている。このため、図24に これであり、画素領域20及びシール領域27を含め基板全(ヘニディように、シール領域27の左右辺や画素領域20の 一、体に亘る平坦性はまだ不十分なものである。また、端子 1945で左右縁は中央部が研磨不足状態である。このように、画 バッド26の周囲領域やシール領域27の上下辺の中央

三域ではスポット状孤立高の端子パッド26が離散的に列 ニージたらじ、また、接続プラグ15のコンタクトホール16

一般。辺回路領域及び端子パッド領域で盛り上がっている。からは、た孤立窩は3号の部分に易研磨性が現れる。従って、端 かる表面起伏の大きな第3の層間絶縁膜13の被研磨面で終し子パッド28の領域は画素領域20よりも初期研磨レー 。 をCMP法で研磨処理すると、図22の実線で示す研磨半端、下が大きくなるだめは画素領域20がまだ充分平坦化さ 一仕上がりレベル13bも必然的に点線で示す表面起伏ができたれないのは(>端子パッド2.5の領域が過剰研磨されて下 れば、このような研磨処理を施した液晶パネル用基板3:注:減0度20衡差の実験な端子パッド26での過剰研磨状 - 1においてはこ特に、画業領域20上の第3の層間絶縁馬遜張駿を解消素器季段老むて、示め第3の層間絶縁膜13を 膜13の表面の平坦化が重要であることが判明した。 機論が厚く堆積する方法が挙げられる。この方法によれば、端 - ||【0.0.1.6】この画素領域20上の第3の層間絶縁膜1.☆質子が実験26の領域の研磨が速く進行しても、下地層が 毎年1、3を平坦化する技術として、特開平9-68718号公士主に露出する前にこの領域での第3の層間絶縁膜13の平坦 、『報には』中継配線10等の第1のメタル層と第2のメタ系共の化がほぼ完確するので』それ以降の研磨レートは初期研 、『ニル層(遮光膜):1.2との間に画素毎の孤立したメタル層 ニー磨レ器には比べて著じく低下し、画素領域2.0の平坦化

した場合ご接続プラグ15のためのコンタクトホール1 『『元々深ぬなり易い』また画素電極1.4間の隙間から入射 プする光が開口部12aを介してMOSFET等の素子に 【発明が解決しようとする課題】図23は第3の層間絶 🖂 🗅 極力進入じ難くするためには、開口部12aをできるだ ○ ☆ 緑膜 1.3を膜厚約 2.4.0.0.0 本で成膜した後のその画案 大阪では小さぐする必要上のコンタクトホール 1.6 の孔径も細 くせねばならない。このため、必然的にコンタクトホー ☆ボー12000ÅになるまでCMP処理を施した液晶パネル型 Axが16のアスペクト比は大きくなる。それ故ぐ被研磨層 用基板31における研磨後の第3の層間絶縁膜13の膜 の第3の層間絶縁膜13の薄膜化が強く要請される。し 三十二厚分布を示す等膜厚線図であるのまた。図24中のプロコニーかして上述したように、端子パッド26の領域では第3 🎨 💮 ×ット×印を連ねるグラフは図23中のaia′線に沿う 💢 の層間絶縁膜13のCMP法による平坦化処理の過研磨

膜厚は端子バッド26の領域での過研磨に引きずられて うシール上辺横方向の残膜厚の分布を示し、図27中の め、図26及び図28に示すように、画案領域20の上 プロット×印を連ねるグラフは図23中のd-d′線に マン・下縁义はシール領域27の上下辺は中央部が過研磨状態 である。また、シール領域27の左右辺の四隅部付近も 一一沿う画素中央横方向の残膜厚の分布を示す。 薄くなり易いが、シール領域27の左右辺の中央部は研 こと、【0018】図23~図28から判るように、画素領域と、小磨前のシール領域27の平坦性の故に却って初期研磨レ 素領域20の周囲縁やシール領域27が勾配面を有して 部が過研磨状態となっている…方。シール領域27の左 いると、研磨後の第3の層間絶縁膜13上に形成される 『『一》【0.01.9】図22に示すように、端子パッド26の領「)」:セルギャップ調整の困難やシール材の密着性不具合をも

```
をCMP処理後に穴明けする場合は、膜厚不均一により
                              等を用いたセル組立時のセルギャップの制御性を改善で
ミットコンタクトホールのエッチング時間の最適化が困難とない。当然きると共に、研磨後の画素領域の層間導電部等のコンタ
・ ~ 【0023】そこで、反射型液晶パネル用基板における ~ ↓ 【0027】このような研磨面の一様平坦化が得られる
   遮光膜と画素電極との間に形成される研磨処理を要するでは、と、端子パッド部の過研磨により下地の端子パッド層の
🏥 - 層間絶縁膜についての二律背反じた上述の問題点に鑑 😑 - 露出が起こり難くなり、また研磨処理に係る層間絶縁膜
三、一、「み、本発明の第1の課題は、素子領域が形成された基板
                              の薄膜化も実現できる。この薄膜化により、画素領域に
食る鮮の生に層間絶縁膜と導電層を交互に繰り返じに成膜した。食食ある層間導電部のコンタクトホールのアスペクト比を改
<・・・積層膜構造を有する電気光学装置用基板において、成膜/\( 普できるので): コンタクトホールの細径化により開口部
宗藤上江数の追加を招かずと上記の研磨すべき層間絶縁膜も厚澤上上の網径化に結び付けることができる。それ故、遮光性能
っこの 膜化せずに、その層間絶縁膜の研磨レースを均一化でき かくまを改善できる。 コー・ーン (1981年) ファイ・ート
 三世 る構造を持つ液晶パネル用基板等の電気光学装置用基板 三世 【0028】 なお、この層間導電部は、スイッチング業
で製造を提供することにある。 ハーミスの こっさの。 の
                         - イー・子に電気的に接続する第1の前記導電層と前記研磨処理
○○○【0024】また本発明の第2の課題は無シテル領域も
                              の層間絶縁膜の上に成膜された上層の前記導電層とを電
🔙 🔍 - 画案領域と同様に層間絶縁膜の研磨面が平坦面となり、😂 🕄 気的に接続するものであるが。/ 前記ダミーパターンは、
   画素電極の反射効率の向上。セルギャラブ調整の容易 ※ ※ 第1の導電層からなる第1のグミーパターン、及び第1
-- Eleccarda、シェル材の密着性向主なコンダクトホールのエッチ<sup>2000</sup> -- の夢電層と遮光膜等の上層の導電層との中間にある第2
○ ここング時間の最適化を実現できる液晶がネル用基板等の電ン☆の導電層からなる第2のダミーパダーンのいずれか又は
第二十二気光学装置用基板を提供する温光にある。第二級の
                          ※ 両者の積み重ねとすることができる。
第3章 【0029】そして、画素領域外の端子パッドの近傍域
海」:「【課題を解決するための手段】」让記第4の課題を解決すり10年にも導電層のダミニバターンが敷き詰められていると、
三、主じるため、日本発明の講じた第1の手段は普研磨前の層間絶命器。上このダミーパターンも連光膜となるため、日迷光が画素領
  - - | 緑膜の成膜表面比べルを少などとも画紫領域内でできる第二半域外がら基板に作り込んだ紫子領域に入り難くなり、光
→ C. ∴ だけ全面均一に平坦化するべく評述記研磨処理の層間絶過電流電流を抑制でき、スイッチング素子特性の改善に役立
|大学の上||緑膜の底上げ用のダミーバターンを画素領域内の空き間されるでしまった。また、1995年によった。
○~~に作り込むのではなく:既成配線層を援用して画素領域ニュル【0030】 ところで:通常:入力端子パッドと外部配
☆☆☆ 外に略←面的に形成する点にある☆即ち☆本発明は、各☆☆☆ 線との接続においては異方性導電膜を熱圧着するように
三、 画素に対応するスイッチング素子が基板生に配置されることはしているので、ダミーパターン領域を覆う研磨後の比較
 ■素領域において、複数の層間絶縁膜と複数の導電層と当り、的薄い前記層間絶縁膜が導電性粒子で傷つけられ、入力
が交互に積層された積層膜構造を有しており、該複数の 端 端子パッドとショートを引き起こす新たな危惧が生じ
導電層のうちの最上層の導電層より下層の少なくとも一 る。入力端子パッドの近傍に配置されたダミーパターン
   層の前記層間絶縁膜が研磨処理で平坦化されて成る電気・・・が引出し配線の領域を除いて四方一面に略連続して形成
- 光学装置用基板であり、前記基板上の非画索領域におい、2000とれて成る場合、このダミーパターンを介して隣接する
🍧 🤃 磨処理の層間絶縁膜よりも下層の前記導電層からなる単 🏗 🕻 【0031】しかし、本発明においては、入力端子バッ
□□□■層又は複層のダミーパターンを有して成ることを特徴と○□□□ドの周囲に配置されたダミーパターンが平面的に細分化
ラーニ する。ここに、端子パッドとしては、基板縁近傍に配置
                              された複数の小分けダミーパターンからなるため、成膜
 ・・される入力端子パッドやそれよりも基板内方に配置され ・・・ 直後の研磨処理すべき層間絶縁膜の表面レベルを均一化
3 【0026】このようなダミーパターンを端子パッドの
                              る。小分けダミーパターンの数を増やす程に、ショート
近傍に配置した構造においては、端子パッドの近傍でも 確率はより僅少になる。
 □、ダミーパターン上の研磨の層間絶縁膜の成膜表面レベル(*) 【0032】ここでは相隣り合う入力端子パッドの間は
   が底上げされるため、画素領域での研磨処理の層間絶縁上や常非ダミーパタモン領域であることが好ましい。この非ダ
注意、膜の成膜表面レベルと略同等レベルになりが表面レベルのではミーパタージ領域には熱圧着時に強い押し付け力が加わる。
・ 1.... が全体に亘り均量化する場合のように急被研磨面を均一にあせるフレキシブルテープ配線の導電線に隣接している。 仮
ニュー・化すると、CMP(化学的機械研磨)、等の研磨を施した
                              にダミーパターンが連続して形成されていると、異方性
   際、端子パッド領域の近傍に周囲の研磨レートが徒に速点し、 導電膜中の導電性微粒子によって端子パッドとショート
くならず、全体的に一様の研磨レートが得られて、研磨スキスする確率が高く、またダミーパターンとのショートを介
京学 《処理の層間絶縁膜の研磨面が従前に比じ平坦化する。こ / / 『して入力端子パッド間のショートを招く危険性もある。
 一のため、画素領域の平坦化も…層良好となり、対向基板で、「非ダミーパターン領域とするのは、このような危険性の
```

- 『ふぶドの近傍域のダミー/ダクモジも、スイッチングの制御配 114、「高いショートを確実に防止するためである。自治学 ・・、・・【000303】 この入力端子パッドとその周囲に配置され 🌣 🛒 終増と開磨で孤立したパタニンの上に積み足されて成る た小分けダミーパターンとの間隔は、配線とその近傍の ことが好ましい。このパターンをも底上げ用の台板とし 3. ダミーパターンとの間隔よりも広く設定されてなる。異常などの利用するとは前記研磨処理の層間絶縁膜の表面レベル 、
一方性導電膜の導電性粒子による人力端子パッドと小分け
三・美の垩坦化密東に微細に調節できる。
一 **ジェーパターンとの架橋が起こり難くなり、ショートを一部の減迫資本型】そしてまた、本発明においては、画素領域** ・・・・ 【0034】また土中継端子パッドとその周囲に配置さげ、漁動回路の近傍領域には漁前記研磨処理の層間絶縁膜より (111)。れたダミーパターンとの間隔は、配線とその近傍のダミ崇命。も下層の導電層からなる単層又は複層のダミーパターン 三十十十八ターンとの間隔よりも広く設定されてなる。中継端軍は第一を有地で成るである特徴とする。シール領域と画素領域 子パッド上では通常銀ペーストで導通が図られるように、『書との中間領域などにむ』グミーパターンを形成すること 一つ、なっているが。銀ペーストが中継端子パッドから若干は霊霊国により霊前記研磨処理の層間絶縁膜の平坦化等に役立 つ。なお、このダミーパターンは、前記第1の導電層か - 『こみ出じてもまその近傍のダミーパターンに極力ショート 三世ないようにしている意味がは、京都に対象では、「一」は影響もなる第単数幾度台が多年と及び前記第2の導電層から 一、【0035】上記第2の課題を解決するため、本発明の 🚬 なる第2のダミニバタージのいずれか又は両者の積み重 ニューの周囲に形成されるシール領域に当前記研磨処理の層間や、エズ 0044 * 更にこ本発明においてはこ画素領域の周囲 ーパターンを有して成ることを特徴とする、シール領域 の辺領域又は当該隅部の周辺領域よりも密度の低い分布 にダミーパターンが敷設されていないと、画素領域の前 であり、前記研磨処理の層間絶縁膜よりも下層の前記導 ニニ記研磨処理の層間絶縁膜表面はご特にその周辺部分におき宗総電層からなる単層又は複層のダミーパターンを有して成 ☆は言いて勾配面となり易ぐ☆この後に形成されるべき上層の善學派る証をを特徴とする』沙→ル領域の隅部領域内ではミシ 。中導電層の遮光膜の反射効率の低下や。前記研磨処理の層は多う一次辺部又は当該隅部の周辺領域のダミーパターンの様 一。間絶縁膜の膜厚不均一によるホールのエッチング時間最高高温な広い連続拡張面(いわゆるベタ)ではなく、複数の小 適化の困難を招来する。このような問題を解消するため国産業分けダビ無郷ターンの分散的集合となっている。このた ※……には、シール領域にダミーパターンを設けると良い。こ_{※活薬}め、シ密ル四隅部における研磨前の層間絶縁膜の表面は れによって画素領域の周辺に近い領域はシール領域も含むした)離散的な複数の小分けダミーパターンによる凹凸が反映 ニューめ前記研磨処理すべき層間絶縁膜の表面レベルはほぼ均原が5.むた面粗さを呈しておりに研磨処理を施すと、四隅部を 一となるので、研磨処理を施しても画素領域における研、影響連続拡張面で形成する場合よりも、初期研磨レートが速 ※ 磨処理の層間絶縁膜に勾配面や膜厚不均一は生じ難い。 ※※ くなり※四隅部の研磨レート並びにシール領域内側の研 - マード【0036】 しかし、ダミーパターンを設けたシール領 一部 層レートと略平等化する傾向で進行するので、画素領域 ■ 域の更に外側にダミーパターンが設けられていないと、※ 及びシール領域の残膜厚バラツキが抑制される。 。 - 一一 研磨処理によってシール領域上の層間絶縁膜が勾配面と Call Tod 1042 また、 画素領域の周囲に形成されるシール なってしまう。これは、電気光学装置の組立において、『『『意領域には』その隅部領域を除き、前記研磨処理の層間絶 対向基板と貼り合わせる際の基板間ギャップ(セルギャニュー 緑膜よりも下層の前記導電層からなる単層又は複層のダ 『空主歌才とも言う』の制御に支障を来たじたり、シール材の『学術ミーパターンを有して成る場合、即ち、四隅部において 密着性に不具合を生じたりする。 こうりょう かった コー・コン・全くダミーパターンがない (パターン密度ゼロ) 場合で 【0037】これを解決するために『シール領域の更に』』』も『隅部が落ち込みその境界部分が立ち上がっている 外側の外周領域にも、ダミーパターンを設けることが好 (角ばっている)ため、研磨初期ではその境界部分が易 ましい。 【0038】なお、このダミーパターンは、スイッチン びシール領域の内方へ勾配面が波及する。このため、画 で、データミュパタ音ンと及び第1の導電層と連光膜等の前記上は消費さる。 ディックス フルトローウェン・・・・・・・ □ 層の導電層との中間にある第2の導電層からなる第2の NA 3員 0 0 4 3 】なおここのようなグミーパターンは、前記 - グミーパターンのいずれが又は両者の積み重ねとするこ―豊善第王の導電圏からなる第1のグミーパターン及び前記第 」は、とができる。とうについた最重なスートに、テンスで、これでは2**の導電層からなる第2のダミーバターンのいずれか又** ・・・【0039】更に、このシール領域及びシール領域の外ででは両者の積み重ねとすることができる。 - 「周領域に設けるダミーパターンは、スイッチング素子の意思」【0044】そしてまた、本発明においては、非画素領 制御配線層と同層で孤立したパターンの上に積み足され、 域に連続拡張面(いわゆるベタ)のダミーパターンを形 - 1.1.7.で成ることが好ましい。また、必要があれば、端子パッ念を回成するではなくご基板上の非画素領域において前記研磨

※……処理の層間絶縁膜よりも下層の前記導電層を含む複数の ※ されるシール領域127と、下側端に沿って配列されて 擬似画素凹凸パターンを有して成ることを特徴とする。 (ミッ 'おり、 異方性導電膜を介してフレキシブルテープ配線に - 3 小このような擬似画楽凹凸パ久景ンを異える基板では、研 八小 - 固着接続される複数の入力端子パッド26と、この端子 磨処理前の層間絶縁膜の画素領域以外の表面にも、画案 ※ バッド26の列とシール領域127の下辺との間に位置 ※12.1. の表面凹凸模様と略類似の表面凹凸模様が形成されてい.......し、画像信号サンプリング回路24にサンプリング信号 るため、研磨レートが初期から基板のどの部分でも略等 11 三度の表面平坦性を実現できる。社会の統領主工業等 の立た【0045】複数の擬似画素凹凸パタマンを非画素領域。ミュガラス基板35の対向電極33に給電するための中継端 気が具に非規則的に配置するよりもは基板生の2次元方向に繰り、大川子パッド(いわゆる銀点)。29R,29Lとから構成さ - P. M. 画素領域に画案凹凸パタャンがマトリクス状などの C. C. 駆動回路2まは各々シフトレジスタを有し、シフトレジ ※4、※空間規則性を有して心ることに対応させ変な必要ある。 ※3、スタでのシフトデニタの転送に応じて、走査信号をゲー 富まい、【9046】。この擬似画業凹凸パターとはご前記第1の 👉 🔞 24に各々供給する。 信号サンプリング回路 24はサン - - 『導電層からなる第1のグミーパターン及び前記第2の導 。 アリング信号を受けて画像信号をデータ線に供給する。 - 『電層からなる第2のダミニパタニンのいずれか又は両者 - 【0052】特に、本例では、画素領域20を取り囲む の積み重ねで構成できるが、層間絶縁膜のバタランをも シ、ミ 枠形状 (額縁状) のシェル領域127はハッチングで示 - 注: 『含ませることにより擬似度合いを一層高めることができ 治しにすような孤立した連続拡張面(いわゆるベタ)のダミー TEOS(テトラエチル エレノシリケート)1.4日トル 『注』:『【004名】そして#この擬似画素凹凸がタマンとして 『『『16.中継端子パッド29R』29Lやデータ線駆動回路 憲一。は49なくとも擬似ゲート線及び疑似デモタ線で構成す。ディー21の周囲もハッチングで示すような連続拡張面のダミ 三国 (画的) 部分でありままた画素領域の関係規則性に最も関与 三〇二【0053】 このパネル基板131の画素領域20の平 はそであるからである。こののの19組2の日午の8第 【0048】なお、上記の電気光学装置用基板を用いて ※※※とである。即ち、図2に示すように、大形サイズ(約2 ※ 『電気光学装置が組立られるができのような電気光学装置 ware Omm角)で単結晶シリコンのPで型半導体基板(N・型 ※は、は各種電子機器の表示部に用いるに適している。例え は、投写型表示装置のライトバルブに好適である [0049] - 3 A B 【発明の実施の形態】次に、本発明の各実施形態を添付 * 4、図面に基づいて説明する。 / / / / * ジェージ 【0050】 (実施形態1)図1は本発明の実施形態1 に係る反射型液晶パネルの反射型液晶パネル用基板のレ - - - イアウト構成例を示す平面図:図2は図1中のB-B * 火 線に沿って切断した状態を示す切断図である。 と 【0051】図1に示す本例の反射型液晶パネル用基板 (ウェル領域2 とは分離されている。 ## #131は、従来の液晶パネル用基板を示す図18及び図 19の基板31と同様に、図1、8に示す画素電極14が マトリクス状に配置された矩形の画素領域(表示領域) : 20と、画素領域20の左右辺の外側に位置し、ゲート ニュー線(走査電極。行電極)を走査するゲート線駆動回路 ニュニューとにこのゲート電極4-aの両側のP型ウェル領域2の表 - - - - (Y)ドライバ): 2:2 R - - 2 2 L と こ 画素電極 1 4の上辺 泉寺 - 面に形成されたN+/型ソース領域 5 a , N+ 型ドレイン 日本人の外側に位置し、データ線(信号電極、列電極)につい 一てのプリカヤージ及びテスト回路23と。画素電極14 🚉 🚉 Aネル型MOSFEE (絶縁ゲート型電界効果トランジ 9~~1の下辺の外側に位置し、データ線に画像データに応じた「一日スタ)を構成している。図20に示すように、行方向に 画像信号を供給する画像信号サンプリング回路24と、 隣接する複数の画素の各ゲート電極4aは走査線方向 、ゲート線駆動回路22R,22L,プリチャーシ及びテュー・(画素行方向)に延在してゲート線4を構成している。 ※ パスト回路23並びに画像信号サンプリング回路2.4の外、 側には前述したシール材36(図18参照)が位置決め、よく、他方の閉口部の内側のP型ウェル領域2の表面に形

を供給するデータ線駆動回路(Xドライバ)21と、そ シンド26から液晶交流駆動の振幅中心電圧を図18に示す パターン領域となっている。また、入力端子パッド2 ※130 面構造及び断面構造は図20及び図21に示す構造と同 ・、半導体基板でも良い)1の表面(主面)側にはP型ウェ 三二 ル領域2が形成されており、その上にはフィールド酸化 fla | i 膜(いわゆるLOCOS)3が形成されている。このP ○ 型ウェル領域2は、例えば画素数7.68×1024とい うまうな画業がマトリクス状に配置された画素領域20 - ニーの共通ウェル領域として形成されており、周辺回路(ゲ ート線駆動回路22R,22L,プリチャージ及びテス A. A. ト回路23 / 画像信号サンプリング回路24及びデータ

~ 線駆動回路21)を構成する素子を作り込む部分のP型 【0054】フィールド酸化膜3の1画素毎の区画領域 - には2つの開口部が形成されており、一方の開口部の内 側中央にゲート絶縁膜4bを介して形成されたポリシリ コン又はメタルシリサイド等からなるゲート電極4a 領域5bとはスイッチング案子、即ち画素選択用のNチ 【0055】図2では不図示であるが、図21に示す如

ブルー 容量電極領域8の上に絶縁膜(誘電膜)9 bを介して形 であれた 4 層構造をされる。 ☆ □ 成されたポリシリコン又はメタルシリサイド等からなる 禘 □ 粒子のの60丹最下層の下1は膜厚が100~600人程 量(蓄積容量とも言う)Cを構成している。 『【0056】ここに『容量電極9aは画素選択用MOS 管部に【00611155の第1のメケル層の上には第2の層間絶 FETのゲート電極4aを構成するポリシリコン又はメ 次には次上記のゲート電極4 a をマスクとじてその両側の基立でNも用いる視器が開設したようであれて、2000年の - 「板表面にN型不純物をイオン打ち込みで自己整合的に注 *** **【0 C 6 2】ここに言銘2の層間絶縁膜11は、例えば 入して形成される。これは、たない物によってい

11 ル2と同型の不純物を注入し、P型ウェル2の表面はそ 14.7 の深部よりも高不純物濃度領域に成し、低低抗層を形成。2015年報じて形成される。2015年12月1日 12月1日 12 する。P型ウェル2の好ましい不純物濃度は1×1017 医型で10063 1 遮光膜1-2等を構成する第2のメタル層 cm 以下で、1×1016~5×1016程度が望ましい。 ソース、ドレイン領域5a,5gの好ましい表面不純物 8の好ましい表面不純物濃度は1×10¹⁸~5×10¹⁹ (0064) 最下層のTiは膜厚が100~600 A程 cm であるが、保持容量Cを構成する絶縁膜9bの信頼 *** - 住及び耐圧の観点からは、1×1018~1×1019cm3 -アスズ**が望ましい。**ない、ロエス 「デェス コンデー

【0058】ゲート電極4a及び容量電極9aの上には 第1の層間絶縁膜6が形成され、この絶縁膜6上にはア タ線7から機歯状に突出してコクタクトホール6 aを介 電極9aに導電接触する中継配線10とが含まれる。

成された行方向共通のP型容量電極領域8と、このP型 「多層は全例をは下層から電子/TiN/A1/TiNで積層

保持電極9aとは画素選択用MOSFETを介じて画素 ※ 皮 ②贈目の筆を層は1000A程度、3層目のAI 電極14に供給された画像信号を保持するだめの保持容(「「層は本のので、10000次程度」最上層のTiN層は 等で300~600A程度とされる。 (15)

縁膜11が形成され、この第2の層間絶縁膜11上には タルシリサイド層の成膜プロセスを援用して形成でき 「海海海炉ルミズウスを主体とする第2の導電層(以下、第2の る。また容量電極9a下の絶縁膜(誘電膜)9bもゲー 韓国原メタル層と言う為が形成されている。この第2のメタル 下絶縁膜4bを構成する絶縁膜成膜プロセスを援用して → 層は画素領域20の大部分を覆い、隣接する画素電極1 形成できる。絶縁膜96、46は熱酸化法で400~8 〇〇〇名4の間隔部を遮光する遮光膜12が含まれる。なお、こ さで形成し、その上にMo又はWのような高融点金属の《主楽食品2公長、プリチャージ及びテスト回路23。画像信 シリサイド層を1000~3000人程度の厚さに重ね。 『『ラザンプリング回路24.及びデータ線駆動回路21) - 「た複層構造である。ソース。ドレネン領域らる、5b - 赤赤において素子間の接続用配線12b(図2参照)として

TEOS (テトラエチルオルソシリケート)を材料とし 【0057】P型容量電極領域8は、例えば、専用のイニュニアラスマンジの法律表り形成される酸化シリコン膜(以 ニュオン打ち込みと熱処理(ドライブイン)によるドーピン 音声学下言学どの意思と称する)を5000~6000名程度 グ処理で形成でき、ゲート電極形成工程前にイオン注入。『カー・堆稿』た記述、『〇〇で腹系スピジーオン・ガラス膜)を を施しても良い。つまり、絶縁膜96の形成後にPウェ 単領型境権 砂膜製造を重要チバックで削ってから更にその上に 第2のTEOS膜を2000~5000Å程度の厚さに

> 「『は三第1のダタル層と同様にしても良く、例えば下層か らTi/TiN/AI/TiNで積層された4層構造と される。

度、2層目のTiN層は1000A程度、3層目のA1 | 層は4000~10000A程度、最上層のTiN層は 300~600A程度とされる。

【0065】遮光膜12の中継配線10に対応する位置 にはプラグ貫通用開口部12aが開けられている。 遮光 ルミニウムを主体とする第1の導電層(以下、第1のメデデア膜12の上には第3の層間絶縁膜13が形成され、この タル層と言う)が形成されている。第1のメタル層に 第3の層間絶縁膜13の上に略1画業に対応した矩形状 は、列方向に延在するデータ線7(図20参照),デー 「の反射電極としての画素電極14が形成されている。こ こに、第3の層間絶縁膜136、第2の層間絶縁膜11 してソース領域4bに導電接触するソース電極配線7 *****と同様にしても良く、TEOS膜を3000~6000 - a゚゚ニコクタクトホール6bを介してドレイン領域5bに - 🎏 🛣 🔏 程度堆積した上に。SOG膜を堆積し、それをエッチ - 導電接触すると共にコクタグトボール6 c を介して容量 ALL バックで削ってから更にその上に第2のTEOS膜を1 10000~24000 A程度の厚さに堆積して形成され - 【0059】ここに、第1の層間絶縁膜6は、例えばH - L 部るい或いば、TEOS膜の間にSOG膜を堆積せず、T TO膜(高温CVD法により形成される酸化シリコン EOS膜のみで第3の層間絶縁膜を構成することも可能 : 膜) を 1 0 0 0 Å程度堆積した上に、BPSG (ポロン である。このときの膜厚は 1 6 0 0 0 ~ 2 4 0 0 0 Å程 □ 及びリンを含むシリケートガラス膜)を8000~10 □ □ 度が好ましい。また、TEOS膜の下に窒化シリコン膜 - 000A程度の厚さで堆積して形成される。ソース電極 を形成したり、TEOS膜の上に窒化シリコン膜を形成 配線7a及び中継配線10を構成する第1のメタル層したりすることにより、耐湿性を向上させた構成にして

```
窒化シリコン膜を堆積する前にTEOS膜をCMP法等 エー及びテスト回路23、画像信号サンプリング回路24)
● ジャッにより平坦化するか。窒化シリコン膜をのものをCMP またが含まれており、データ線駆動回路21のみがシール領
ッニュ 法等により平坦化することになる。<次間線原へ 『『春』、 域1/2 7の外側に配置されている。なお、データ線駆動
 - j【QQ66】 適光膜12の開口部12aに対応してその 回路21をシール領域127の内側に配置しても良いこ
- 2016 1.1 を貫通するコンタクトホール回路が設けられてい で 」で(10070】 そして♡本例のシャル領域127の断面構
これ、る。このコンタクトホール1-6内にはカンダステン等の主義 )造は、図2に示す如くさフィールド酸化膜3上にゲート
一、高融点金属をCVD法により埋め込んだ後で第3の層間 「重極4/aとは孤立したポリシリコン又はメタルシリサイ
カー 絶縁膜1:3の上に堆積した高融点金属層と第3の層間絶 下等から成る連続拡張面のパターン127aと、第1の
記念と、縁膜13の表面側をCMP(化学的機械研磨)、法で削りい治療、メタル層からなる孤立した連続拡張面の下層ダミーバタ
grande 込んで鏡面様に平坦化するここのをきの種間絶縁膜13grand モンAと、第2のメタル層からなる孤立した連続拡張面
 、a :の残りの膜厚は、最も薄い部分で約4-DtD.Qis-1-0-0 0世、計画の上層ダミーパターンBとが含まれている。パターン1
ミニュ 0 &となるように研磨量を調整する。 🚉 🧸 🖓 🖟 💢 2.7 aはゲート電極4.aの形成プロセスを援用して形成
『、 - 【0067】次いで、例えば低温スパッタ法によりアル - できる。またダミーパターンA、Bも第1のメタル層と
・・・・ミニウム層を300~5000人程度の厚さに成膜し、♡・・・・第2のメタル層でのプロセス援用で形成できる。 これら
ー、豆パターニングにより一辺が15~20mm程度の矩形状・1 ニパターン127ap ダミーパターンA、Bの層厚の分だ
2000 の画素電極14を形成する。高融点金属の接続プラグ
                             け、第3の層間絶縁膜13の成膜直後ではその表面レベ
国際主(層間導電部)15は交通光膜1/2のメタル層1層分を公立しれが一様に底上げされており、画素領域や周辺回路領域
₹ はた、飛び越し中継配線 1.0と画業電極1.44を夢通させてい。この表面レベルに略等しくなっている。 (1.8.7)。
⇒ といる。なお、接続プラグ15の形成方法と北てはよCMP。 べく【OO71】シール領域127の外側に配されたデータ
(1945年) 法で第3の層間絶縁膜1-3を平坦化した後にコンタクトでき、線駆動回路2:1の周囲は勿論のこと、図4〜図6及び図
※ 品、、ホールを開口し、その中に夕シグステン等の高融点金属。 こうのハッチングで示す如く、中継端子パッド29R,2
近一点を埋め込む方法もある。また、第2のメタル層12の開一点、1910年入力増子パッド26の領域の周囲は配線領域を除
% 人口部12aを大きくし、この開口部1。2a内に第2のメモジンいて電気的に浮遊又は電源電圧にクランプされたダミー
トーニタル層12からなる第2の中継配線を例えば矩形状に形。こうパターン領域となっている。即ち、本例の入力端子パッ
テルス成し、第1の中継配線10とこの第2の中継配線を接続できるド26も第1のメタル層からなる下層26aと第2のメ
三十一し、第2の中継配線と画素電極14とを接続プラグ15 タル層からなる上層26bとを積み重ねた構造となって
   を介して接続するようにしても良い。そして、画素電極 いいるが、ダミーパターン領域の断面構造においては、フ
1.4の上には厚さ500~2000人程度の酸化シリコ イールド酸化膜3上の第1の層間絶縁膜6上に形成され
」、「ン等のパッシベーション膜17が全面的に形成されてい」。」、た第1のメタル層からなる孤立した連続拡張面の下層ダ
△ # _ る☆なお◇パッシベーション膜17上には◇液晶パネル 。 | ※ ミーパターンAと♡第2の層間絶縁膜11上に形成され
が施される。本例では、画案電極14が第3の導電層 ニュニュミーパターンBとが含まれている。これらのダミーパタ
表示 (以下、第3のメタル層と言う) により形成されるが、 San ーンA、Bもメタル層のプロセス援用で形成できる。そ
------メタル層をより多層化できるプロセスで基板形成する場、ハスして、これらダミーパターンA、Bの層原の分だけ、第
またい合は、より上層で形成しても良い。いずれにしても、画(windown) 3の層間絶縁膜13の成膜直後ではその表面レベルが積
\pm 、素電極 1.4 は複数のメタル層の最上層で形成される。 \pm 、み足されており、その積み足し効果が近傍領域へ反映す
 【0068】なお、画素領域20を覆うパッシベーショニー、るため、入力端子パッド26の真上部分のレベルは、画
- れるが、周辺回路領域、シール領域、スクライブ部では、火ニーる。 - パーペード 300
Navior 2000~10000A程度の厚さの窒化シリコン膜が、1981、【0072】また、図4及び図5に示す如く、シール領
 シン用いられる。パッシベーション膜17の上に誘電体ミラミニー域127下辺とデータ線駆動回路21との間の挟間領域
   一膜を成膜しても良い。
               いっている質問や
                              Xにおいてものデータ線駆動回路21から延び出た複数
ー - 、【0068】図1に示すように。矩形の半導体基板1の - 、 - の配線上筒に孤立縦長の配線間ダミーパターンMが
大部分を占める画案領域20の周りには枠状にシール領 教き詰められている。この配線間グミーパターンMもメ
ショス域127が取り囲んでいる。このシール領域127は、高点、タル層を援用して形成される。
画素領域20と液晶が封入されない非画素領域(周辺回 【0073】しかし、入力端子バッド26の形成法は、
ハー 路領域、端子バッド領域、スクライブ領域)との境界領 、下層26aの上の第2の層間絶縁膜11に開けた大きな
。 - 域であるが、本例ではシール領域127内に周辺回路の - A、開口に上層26bを埋め込むものであるから、上層26
```

bに大きな中央篷みが形成されるため、その真上の第3 (こまでき)サンプリング信号を生成する論理回路とから成る) ○ の 層間絶縁膜13にも蹇みが必然的に形成されてしま 『第二 □2-1 と② → ♪ 領域 ♪ 2-7 との挟間領域 X には、図4 又は - う。第3の層間絶縁膜13の成膜において前述したよう。 「) 図うに示す窓うに、配線し命。間に形成された孤立縦長 にSOG膜の形成が含まれる場合は、上層26bの窪み の配線間ダミーパターンMと基板の左右端側のダミーパ をある程度浅くできる。 今日は、「自じ」() (ラブ タ料はNa S Naでが敷ぎ詰められている。配線Last 【0074】ただ、入力端子パッド26の占有面積は配「『『光配線面塗と学ぶターシMとの間隔は5μ㎡程度であ - 線電極のコンタクトホールに比し大規模であるため、S - 1 7 - 3 4 5 75 9 線駆跡回路 (シフトレジスタ及び論理回路) - OG膜の形成工程の追加だけでは、端子パッド26真上で導く「2年から画像信号サンプリング回路24へはサンプリン ニーの第3の層間絶縁膜13の窪みを充分解消できない。 三〇〇〇河信号を出力する出力配線 Lour が延び出ているため、 ニュニ【0075】図3は入力端子バッドの別の構造を示す断定標語・配線間学院際3次数率ンMが規則的に敷き詰められてい 🗤 - 面図である。図3においては、下層26aの上に複数の8亩)%(窓送き図6℃示すように冬天为端子パッド26の領 ェニュ 細径のコンタクトホールを開けてから、上層26 b ′を€ ξ 墨暖が芳塾板の内方へ向がう配線ほどデータ線駆動回路2 ・・・、では、コンタクトホール内への上層26.b′の材料の落。 $-_{
m dix}$, ${\sf V}_{
m ssx}$ 、 ふろゴック信号) 反転クロック信号等) ${\sf L}$ ・・・ち込み量が少なくなり。且つ微細な窪みが分散するた。∜ ヾ♡ fin とど ゲート線駆動回路 2 2 R 。 2 2 L ,プリチャージ ー * め、上層26b´ 表面は平坦化される。このため、その / 『恋及びデスト回路23に入力する配線(DYIN(データ ニー、上に第3の層間絶縁膜13を成膜した表面には窪みが反影響に信号)。電源Vady 「Vasy」、クロック信号,反転クロ ラー・映し難く、平坦化し易い。

ジーン・ジーン・ベラック信号等)とに大別できるため、入力端子バッド26 - 【0.0.7.6】 このように、本例では画素領域や周辺回路の金属がある一旦列方向(図示縦方向)に引き出された各配線し 領域の外部の殆どの領域において、バターン密度が10寸)寸 は甲途の行坊向配線領域(図示横方向) ※でデータ線駅 ○%に近づくように、連続拡張面のダミーバターン領域○□○動回路21粒次力すべき配線してとそれ以外の配線とに |||||||||||||(ダミーパターンA)||||B)||が積み重ね形成されているたって、行く手が別れる。このため美決力端子パッド26の領域 - め、第3の層間絶縁膜13の成膜直後でも、その表面レジュニュビデータ線駆動回路2.1 との挟間領域Yには、入力端子 -----ベルが基板全面に亘って略一様レベルになる。それ故、際の5.450米26及び冬こからの入力配線の間に形成された孤 ーニ、この後、CMP研磨処理を施すと、第3の層間絶縁膜1×000位矩形の複数の小分けダミーパターンS1~S3と、デ ニー3の研磨面は図2又は図3の実線で示すレベルになる。三十二十二字線駆動回路21に入力する配線した間に形成された *1. \。特に、入力端子パッド26 ,26年の領域では研磨前の『聖帝 孤立矩形の配線間グミーパターンTとが敷き詰められて 第3の層間絶縁膜13の表面が孤立高とはなっていない。 いるぎ なお、図6では入力端子パッド26はその数を減 …ので、その領域では初期研磨レートが速すぎず、入力端 1.3% あして図示されている。こことは2000 デスペッド26:26 が露出し難く、研磨レートが均一 【0078】入力端子パッド26の平面形状は、その略 化する。このため、CMP研磨処理時間、即ち、研磨量 (アニ全体を占める矩形状の導電接触部261)とそこから左右 - 『『『念を従前量(約4000人)よりも増やすことが可能となる。 『いずれの側に寄せて基板内方 (列方向) へ細幅状に張り 『冬』~る』。このように研磨レートを均一化できる利益は、 結 『��』、 出した配線引出し部262とから成る。 基板の左右中央 💎 - 局、研磨後の第3の層間絶縁膜13の膜厚を薄くできる 🏥 線から右側に位置する入力端子パッド26の配線引出し ことをもたらす。そして、画業領域20の遮光膜12の 部262は導電接触部261の左側に寄せて位置してお 開日部12aに開けたコンタクトホール16のアスペク り、基板の左右中央線から左側に位置する入力端子バッ ト比を改善でき、接続プラグ15の細径化に寄与するの。 ド26の配線引出し部262は導電接触部261の右側 で、開口部12aの開口面積を縮小でき、遮光性能を高 に寄せて位置している。配線引出し部262間には孤立 めることができる。また、研磨量を増やすことができる・・・ 横長の小分けダミーパターンS2 が配置されている。更 利益は、第3の層間絶縁膜13がTEOS膜のみからな に、配線引出し部262の先部間とそこから引き出され る場合に生じる開口部12aの段差が深くても、SOG甲基上を配線し間には孤立矩形の小分けダミーパターンS。が 腰を成膜せずに、CMP研磨で段差を緩和できる利益におうくい。 「腹を成膜せずに、CMP研磨で段差を緩和できる利益におうくい。」といって形成されている。そしてまた、入力端子パッド □□□繋がる: 故にに第3の層間絶縁膜13の成膜プロセスを□□>>26の基板縁には孤立矩形の小分けダミーパターンSi · 医伊朗克斯氏病 医皮肤 が配置されている。 デーラ簡略化できょ生産性の向上に資する。 ジョイング - 【0077】本例のダミーパターン領域の平面レイアウ○『涇霞 0 0 章 9 菲前述 Uた基板の左右端側のダミーパターン トは $<math>oxed{N_{R}}$ $oxed{N_{R}}$ $oxed{N_{R}}$ $oxed{N_{R}}$ $oxed{N_{R}}$ は入力端子パッド26の位置まで及んで形成 7の外側のうちデータ線駆動回路21、信号配線、電源 されており、左右の最外側の入力端子パッド26の配線 🧦 配線:入力端子パッド26,中継端子パッド29R.2 🗺 引出し部262との間の空き領域には孤立した小分けダ 1、9七を除いて余すことなく略全面に敷き詰められてい。1000年にメデーンS200が配置されている。また、ダミーパ

三3.る。データ線駆動回路(シフトレジスタとその出力に基 ニュターンNg Ng の先端は入力端子バッド26の先端に

板縁関部には孤立した小分けずミスパターンS。が配置 。」。されている。なお、小分子がミニパターンの平面形状。「STT ーパターンも小分子グミニパターンとする。小分子グミ (1914) は、矩形(正方形)長方形)に限ちず影響をの形状(三³⁵²¹ 中パターンの小分け数を増やす程に、ショート確率はよ 「一」 角形、多角形に曲線形など)を選択できる。例えば、六十一のり僅少になる。ただ、小分け数が増せば増すほど、ダミ 角形(正六角形)状の小分けダミーパタージを蜂の巣状態・デーパターン領域上の成膜直後の第3の層間絶縁膜13の の許さに敷き詰めて配置しても良い!――(【2000】 〇八年【0080】複数の入力端子パッド26は図年8に示す。 海岸 | 如く異方性導電膜(ACF) 38を介形でラルキシブルキー (正方形、長方形) に限らず、種々の形状 (三角形、多 でしてデーブ配線39に熱圧着で接続される影図6の破線は異し、角形、曲線形など)を選択できる。例えば、六角形(正 ジット 方性導電膜38の占める領域が縁を示す。テレキシブルート、六角形)状の小分けダミーパターンを蜂の巣状に敷き詰 元二万配線3.9は、図7及び図8に示う如く、絶縁性の かっかで配置しても良い。 望 ローラレキシブルテープ39点といるの生に被着された複数 量数。キシブルテープ3.9 a の端部と入力端子パッド2.6の列 は、データ線駆動回路2.1 の脇で最外側の端子パッド2 ことの間には異方性導電膜38が挟まれている。 【0081】異方性薄電膜38は粒径5~10mm程度: ** 極性反転の基準となる電位の供給配線) しに繋がった矩 第一条 の の 導電性粒子 3.8 a と接着用絶縁樹脂材 3.8 b とからな (三) 形パッドであり、銀ペーストを着けてガラス基板 3.5 の る。その膜厚が2~10mm程度にまで押し潰されるまし、対向電極33に導電接続される。この中継端子パッド2 10 でフレキシブルテープ39aを圧着する。端子パッド2 G 6とフレキシブルデープ配線39の導電線39bとは押える形成されている。このため、中継端子パッド29R (2 ハード し潰されて離散的に分布する導電性粒子38温を介している。91)においても端子パッド26と同様に、成膜直後の 定と「導電接続するため、異方性導電膜3.81はその厚み方向にOS中第3の層間絶縁膜13の表面レベルを均一化できる。」 《共命》のみ導電性を有様でいる。なお、207及び図8でも入力学、「本例では中継端子パッド29RとグミーパターンN。と プラス 端子パッド2.6はその数を減らして図示されている。 デース の間隔を例えば70μmに設定してあり、銀ペーストを 「『『OO82】入力端子パッド26の周囲はダミーパターニュー付着させた際のはみ出しが多少起こっても、ショートし ・・・ン領域(グミーパターンA, B) を積み足すとご前述し ○ No. たように入力端子パッド26上の成膜直後の第3の層間 □ To とダミーパターンNg との間隔は、配線とその近傍のダ ☆ ・ 絶縁膜13の表面レベルが孤立高ではなく画素領域20 **『『ここのそれと略同等になるので』研磨工程では入力端子パット。 中継端子パッド29R周囲のダミーパターンも小分けダ** ド26の領域でも初期研磨レートが下がり、入力端子パ マニッド26自身の研磨を防止できると共に、第3の層間絶 『『【0086】図10は、実施形態1において第3の層間 縁膜13の薄膜化を実現できる。ここで、仮に各入力端 絶縁膜13を膜厚約24000人で成膜した後、その画 トレー・イバッド26の周囲にダミーパターン領域が連続一面に - デ 三 形成されていると、異方性導電膜38を熱圧着する場 会に、今電性微粒子38aとダミーパターンを介して入力 音学に 端子パッド26間がショートする虞れがある。 〒 14 【0083】 しかし、本例では、入力端子パッド26間 14 プロット△印を連ねるグラフは図10中のa - a 1 線に にはダミーパターンを設けず、非ダミーパターン領域E ********沿うジール左辺縦方向の残膜厚の分布を示し、図25中 となっており、入力端子パッド26の周囲は小分けダミ トー・一パターンSi ~Sa で敷き詰められている。このた ・・・・め、入力端子パッド26間のショートを防止できる。入 ・・・・のプロット△印を連ねるグラフは図10中のcーc´線 プログラカ端子パッド26と小分けダミーパターンS。~S。とアログロに沿うシール上辺横方向の残膜厚の分布を示し、図27 自己のの間隔や、小分けダミーバターンS。~S。→間の間隔 - ・・・ 中のプロット△印を連ねるグラフは図10中のdーd1 たと、は、配線LとダミーパターンS。との間隔(約5 μm) とない 線に沿う画素中央横方向の残膜厚の分布を示し、図28 ができょりも広く設定されている。異方性導電膜38を介した・・・・中のブロット△印を連ねるグラフは図10中のe---e' ジョートを防止するためである。 ジャン・ジョン は、 線に沿う画素中央横方向の残膜厚の分布を示す。 【0084】なお、入力端子パッド26の領域において、「「【0087】これらの図から判るように、画素領域20 成膜直後の第3の層間絶縁膜13の孤立高を更に低減す 及びシール領域127での最大膜厚差は約2720Aで

ージ 揃っているが、グミーパタニジ Ng Ng の先端側の基 「3 成しても良いが、入力端子パッド26間のショートを防 止すためには、入力端子パッド26間に形成されるダミ ※ ・ 表面に起伏が顕在化するため、適度の数を選定すること が好ましい。小分けダミーパターンの平面形状は、矩形

> 【0085】図9は中継端子パッド29Rの周辺を示す 6からの配線(液晶の交流駆動における液晶印加電圧の 9R (29L)の周囲にはダミーパターンNa, Nt が 難い間隔に設定してある。即ち、中継端子パッド29R ミーパターンとの間隔より広く設定されている。なお、 ミーパターンとしても良い。

素領域20の中心部の第3の層間絶縁膜13の残膜厚が 約12000AになるまでCMP処理を施した液晶パネ ル用基板131における研磨後の第3の層間絶縁膜13 の膜厚分布を示す等膜厚線図である。また、図24中の のプロット△印を連ねるグラフは図1·0中のb-b′線 に沿う画案中央縦方向の残膜厚の分布を示し、図26中

・・・・るため、入力端子パッド26間にもダミーパターンを形 、 、あり、等厚線の間隔(膜厚差1000人)が図23のそ

127の下辺の中央部が低い勾配は略1/4以下にも減湿動物をいるいるパーで関われるから表表されてきた。 少している。更に、シール領域127の左右辺は上隅部 が最も薄く、中央部が高い勾配が解消されており、勾配。※※※分分がある・ボック・シュを設けた基板において、第3の は略1/4以下にも減少している。このような顕著な改正、、層間絶縁膜4-3の表面をCMP処理すると》シール領域

人名英格兰 医多生物 计

力端子パッド26の領域における中央部の膜厚が最大膜炎の電部に子め粗冷度を付与した意義は大きいと言える。 従来例とは逆に入力端子バッド2.6の領域が研磨不足に表示が数の小分けを3gは28年ショの島状面積を略等しくし

成を有しており、画案領域20を取り囲むシール領域1、電影同等に、この勾配面は除々に研磨されて内方へ波及す 入力端子パッド26、中雄端子パッド29R、29Lや・・・シール領域127の辺部や画素領域20での残膜厚を基 データ線駆動回路21の周囲も連続拡張面のダミーパタ ーニーン領域 (第1のメタル層のダミーバターンAと第2の音 こわせ易くなる。シール領域127及び画素領域20の平 メタル層のダミーパターンB)となっている。実施形態のよう、世制御化が実現されている。 隔をおいてそれぞれ縦横方向に揃えて分散的に敷き詰め

・・・・ れに比し相当広くなっている。 画案領域 20の新坦性が 🗽 🤯 四隅部127Cにおける第2のメタル層のダミーパター また。2倍以上も改善されている。 (**) 1987年 - 9.1.0 Åに抑制されている。シナル領域127の上辺の三)景の表面意図12の点線で示すように離散的な複数の小分 中央部が低い勾配は略1/2以下に減少し、シール領域点。治療が多く表が多量ショによる凹凸が反映した面粗さを呈し

【0092】シール四隅部1270に密度の低い分布の

- 善善は、画素領域20や周辺回路領域の外部の殆どの領域表示第127の辺部の平坦に近い起伏に比し四隅部127Cの ったおいてい連続拡張面(ベタ)のダミーパタモン領域。 ぶつく 初期研磨レポトが速ぐなるためのこれに引きずられる形 (グミーパターンA, B) が敷き詰められているためで。主事事で四隅部主272の4部位で囲まれたシール領域127 【0089】しかし、画素領域20の最大膜厚差を10。1722行するのでは西素領域20及びシール領域127の残膜 ・....〇00歳以下に抑えることが望まれる。画素領域20の膜師、為厚バラツキが抑制される。特にこ4部位のシール四隅部 ・ 厚分布には画素中央縦線が膜厚の谷線となっており、入 12万aのうちでも、シール領域127の下辺の左右隔 厚(約14500Å)となっている。これは、図23の☆☆☆【0093指導達流でごシサル四隅部1270における複 【0.0 9.0】。〔集施形態 2〕。図 1 1 は本発明の実施形態 当日としてだま デン密度 (単位面積においてダミーパターンの 一、四隅部の近辺を示す部分平面図、図12は図4.1 中のC spert 名数シャ質が築くので小分けダミーパターン aが粗く分 → 大一C:線に沿って切断した状態を示す断面図である。なま人き布する意識の恋め意第3の層間絶縁膜13の初期研磨レ お、図11において、散点模様の領域は第1のメタル層 。ホートはシャル四隅部127Cの周辺に比べて速くなり、 それ表し、第3のメタル層は不図示である。また、以下「憲義」く。この勾配面は除々に研磨されて内方へ波及する。パ に説明する内容以外の構成は、実施形態1に係る反射型 [136]。タニン密度が同じ場合、小分けダミーバターンaの数を 施形態1の反射型液晶パネル用基板131と略同様の構 部1270の境界部分は速く勾配面となり易く、上記と 27は孤立した連続拡張面(いわゆるベタ)のダミーバー、。 る。本例では、シール四隅部127Cの初期研磨レート

- 1のダミーパターン形成態様と異なる点は、シール領域。 - ※【0094】図11に示すように、シール四隅部127 127のシール四関部127Cの矩形領域内では、第1 max Cでは、シール辺の左右辺には縦方向に離散配列した複 のメタル層のグミーパターンはマシール辺部の配線し、メック数の短冊状小分けグミーパターンaが隣接しており、シ our、間に敷き詰めたダミーパターンAの様な広い連続拡大。ミール辺の上下辺には横方向に離散配列した複数の短冊状 張面(いわゆるベタ)ではなく。「複数の小分けダミーバー 齋藤小分けダミーパターショが隣接している。 縦方向の短冊 - ・ ターンaの分散的集合となっている。即ち※矩形又は短(gran 状小分付グミーパターンaの存在はその長辺部分(縦方 冊状の面積の異なる複数の小分けダミーパターン a が間 (1) (向部分):で初期研磨レートが最も速いのでシール上下辺 方向の平坦化に寄与し、また横方向の短冊状小分けダミ られており、50%以下のパターン密度になっている。 アロス 世パターン a の存在はその長辺部分(横方向部分)で初 複数の小分けダミーバターンaの面積はそれぞれ異なる。空間期研磨レートが最も速いのでシール左右辺方向の平坦化 ニーニーが、入力端子バッド26の面積よりも皆小さい。シールトゥッに寄与するものと考えられる。縦方向の短冊状小分けダ

準たるシール四隅部127Cの残膜厚に引きずられて合

- **・・ミーパターンaがシール上下辺に隣接すると共に横方向。 の短冊状小分けダミニバターショがシニル左右辺に隣接当年 ール領域1/27の下辺の左右隅部の周辺の膜厚はまだ厚 しているのではなく、本例では、縦方向の短冊状小分け No. ダミラパターンaがシェル左右辺に隣接しており、また、日本は100A以下とはなっていない。四隔部127Cのダ 。 「横方向の短冊状小分けダミーパターンaがシェル上下辺」「A ミーパターンa を全く無くした (パターン密度ゼロ) 場 、 に隣接しているため、シール四隅部主27億内での縦方に、この合は、画素領域20内側はより平坦化するものの、四隅 雪 中内と横方向の初期研磨レートが交錯して結果的にこの部第37 部127Cの境界部分は急勾配となるおそれがある。下 、一一分での初期研磨レートが速くなるものと考えられる。な「皇帝辺の左右隅部12月〇から左右辺の上方へ向かうにつれ 小亨はお、小分けダミーパターショの形状、配列及びパターン記述部パターン密度が漸減するダミーパターショを形成し、又 密度を種々変えることによりミシテル領域1.27及びそとは、下辺の左右隅部1.27℃から下辺の中央へ向かうに 程度は、の内側領域の平坦化が一層改善できるものと考えられ、 おりまったパターン密度が漸減するダミーパターン aを形成し では、日本の名とは、シャリを大きによる。 ない AST を見か 表の一点【QO95】またリシール四隅部127億において全くまた。27の両領域の更なる平坦化を実現できる。DI - 、『グミーパターンがない(パターン密度が印)場合でも、『真』【0099】【実施形態3】図14は本発明の実施形態 ※注意、関部がその周囲に比べ落ち込んで窪み状になりまその境主では3に係る反射型液晶パネル用基板においてシール領域の テース 界部分が立ち上がっているため、研磨初期ではその境界、・1 四隅部の近辺を示す部分平面図、図15は図14中のC 3. 部分が易研磨状態になって勾配面が形成され、除々に画。 ※ C 線に沿って切断した状態を示す断面図である。な 治です。素領域及びシール領域の内方公その勾配面が波及する。。 、 お、図14において、散点模様の領域は第1のメタル層 このため、画素領域2.0及びシール領域1.27の全体的 たためな平坦化を得ることができる。時ではは、13mm デルン ぞれ表し、第3のメタル層は不図示である。また、以下 ## | # | 【0.0 9.6.】図13は、実施形態2において第3の層間輝く、に説明する内容以外の構成は実施形態1に係る反射型液 日本一業領域20の中心部の第3の層間絶縁膜13の残膜厚が赤門高江0100】本例の反射型液晶パネル用基板331は、 (7) 最約1.2.0.0.0 AになるまでCMP処理を施制な液晶パネミ 日間画素領域20を取り囲むシール領域2.2.7及びその外側 | 1987 | 小用基板231における研磨後の第3の層間絶縁膜13 Topic 領域においてマトリクス状(2次元周期状)に敷き詰め 2013年、プロット国印を連ねるグラフは図1/3中の第一部、線に由し、を有じている。この擬似画素凹凸パターンPは、データ 🛫 - 治うシール左辺縦方向の残膜厚の分布を示し、図25中 🦠 線駆動回路21や中継端子パッド29R、29Lの周囲 | sagのプロット国印を連ねるグラフは図事3中のbmb/と。線回る上や入力端子パッド26の周囲にも余すことなく縦横方向 また。に沿う画素中央縦方向の残膜厚の分布を示し、図26中以 へ展開拡張して形成されている。この擬似画素凹凸バタ - ::::... のプロット回印を連ねるグラフは図13中のc -- c / 線 > :::... - ンPは画素領域20を構成する画素の構成要素のポリ ニース に沿うシール上辺横方向の残膜厚の分布を示し、図27 ニュウムを模して第3の層間絶縁膜13の表面に画案表面 「シェ中のプロット□印を連ねるグラフは図13中のd-d´ーン ※と類似の凹凸形状模様を得るためのものである。 金号 / 線に沿う画素中央横方向の残膜厚の分布を示しる図28 g 【0101】本例では、。擬似画素凹凸パターンPの構成 : 中のプロット国印を連ねるグラフは図13中のe-e e 」の記念線に沿う画素中央横方向の残膜厚の分布を示す。 ※ ※【0.097】これらの図から判るように、画素領域20 ※ ・ 及びシール領域127での最大膜厚差は約1380Aで AC が中継配線10に見立てた略同線幅の第1のメタル層の あり、等厚線の間隔(膜厚差1000A)が図10のそ れに比し更に間延びしている。実施形態 1 に比し、本例 では画素領域20の平坦性が2倍以上も改善されてい る、基板(チップ)。全体での最大膜厚差は約2500Å 、 タル層の擬似遮光膜12。 とが存在する。 各画案では最 11-12であるが、これは入力場子パッド。26の領域でダミーバ 3mm 下層配線及び第1のメタル層からなるパターン密度は約 ターンが連続拡張面であるため、研磨不足でなおも膜厚 生意制が厚いからである。シール領域127の上辺の中央部が、東京メタル層及び第2のメタル層からなるパターン密度もそ ※当然低い勾配も実施形態1に比し略1/2以下に減少しい ※3.4.8.また、シール領域1.2.7の左右辺は略平坦になって スペいる。これはシール領域 1.2 7の下辺の左右隅部のダミニン・域X´においては、データ線駆動回路 2 1 から画素信号 ーパターンaのパターン密度を低くしたことで、研磨し 方は、**易くなったからである。**。 一件の目標であれば、

- 【0098】しかし。図13から理解できるように、シ く、画素領域20及びシール領域127での最大膜厚差 ても良い。かかる場合、画素領域20及びジール領域1

を、一様斜線のハッチング領域は第2のメタル層をそれ

要素として、画素の最下層配線のゲート線4に見立てた 二、略同線幅の第1のメタル層の擬似ゲート線4。と、画素 の第1のメタル層のデータ線7、ソース電極配線7a及 擬似データ線7。, 擬似ソース電極配線7a。及び擬似 「中継配線10。と、画素部分の第2のメタル層の遮光膜 12に見立てた連続拡張面(いわゆるベタ)の第2のメ 25%であるため、擬似画素凹凸パターンPでの第1の 服りれに略合わせである。" 15 m まっと、

🕾 【0102】上下のジール領域(辺部)237や挟間領 サンプリング回路24へ第1のメタル層の信号配線し our がそのまま擬似データ線7。として利用されてい

一る。このため、第1のメタル層の擬似ゲート線4。 ~ 三三、ト線4を第1のスタル層の擬似ゲート線4。に見立てて 続されていない。」 ニュニュアのアンドル・モーア アイル 原名の 不層配線で形成しても良い。また。擬似画菜凹凸パター ---【01.03】擬似画素凹凸パターンPが基板の縦横2次ボボーンPの構成要素にフィールド酸化膜3に開けた2つの開 元方向に繰り返し展開されて形成されているが、本例で製作上口部に見立てた擬似閉口部やプラグ賞通用開口部12a は擬似画案凹凸パターンPの行列は画案領域20の行列のixxx に見立てた擬似プラグ貫通用開口部を形成を含ませても とは若干食い違っている。データ線駆動回路2.1、画素。〇二良い思索口上は援用ができるので工数追加を招かず、画 信号サンプリング回路24、及びゲート線駆動回路22、 素領域20の外側に一層リアルな擬似画案凹凸パターン ・R、22L等の周辺回路領域の案子レイアウトや信号配、一个を形成で達、画案領域20及びシール領域227の更な - 編L_{fur} のレイアウトを設計変更することで、擬似画案外の英名平坦化を実現できるよりとからあった無限があ --- 凹凸パターンPの行列と画素領域20の行列とを揃える - Mak 101084をごろで、CMP処理においては、被研磨 : 京立でとができる。 加州 (1) 、 コー・34、 フルル・ブ

2 : 【0105】図16は、実施形態3において第3の層間 線に沿う画案中央横方向の残膜厚の分布を示す。

【0106】これらの図から判るように、画素領域20 資域227での平坦性は充分であった。なお、入力端子 パッド26の周囲領域では多少研磨不足ぎみであるた 1元**も実現できる。**いつ神聖詩作品。たっしるとできる。

としては、フィールド酸化膜3に開けた2つの開口部、 本例の擬似画素凹凸パターンPでは、最下層配線のゲー

、擬似ソース電極配線7 a。^ は擬似データ線7。とは接 いるがと画素領域20と同様に、擬似ゲート線4。を 最

面の凸部が密であると初期研磨し難く、逆に被研磨面の 【0104】 このような擬似画案凹凸パターンPを具えたとう凸部が粗であると初期研磨し易い。 孤立突起は速く研磨 - る基板33までは、CMP処理前の第3の層間絶縁膜1 -) 丁されるからである。またし同等大きさの突起が密にラン - 2.3の画案領域20以外の表面にもで画案の表面凹凸模様や「タダム分布もでする領域と粗にランダム分布している領域 と殆ど類似の表面凹凸模様が空間周期的に拡がっている。ことが存在する場合、粗の領域の方が初期研磨レートが速 ため、研磨レートが初期から基板331のどの部分でも、これがため、研磨化圧がりでは両者領域に跨がる勾配面が形 - 略等しくなりに少なくとも画素領域20及びシール領域 - ※ ※成され得る※粗の領域では結果としてバターン密度が低 227では高精度の表面平坦性を実現できる。 こうじょう 他方案 被研磨面のどの部分のパターン密度が略等し くても、突起の平面規模(島状面積)が小さい領域の方 素領域20の中心部の第3の層間絶縁膜13の残膜厚が湿金金郭と長さが長くなるためである。従って、突起の島状面 □ 約12:000ÅになるまでCMP処理を施した液晶パネ性等変費が大きぐ組つ密にラジダ公分布している領域が一番初 ニール用基板331における研磨後の第3の層間絶縁膜13~<急期研磨診難系にその極限例が領域全体に連続拡張面(い マ・プロット①印を連ねるグラフは図4.6中のa-a´ 線にいきまの島状面積が小さく且つ粗にランダム分布している領域 ミニー 沿うシール左辺縦方向の残膜厚の分布を示し、図25中 😂 🧇 は一番初期研磨し易い。その極限例が領域全体に突起が ⇒ 。 のプロット○印を連ねるグラフは図16中のb ≒b´ 線性 くりない (ダミニパターンがない) 場合である。 しかし、突 ☆☆☆に沿う画案中央縦方向の残膜厚の分布を示し、図26中学の起の島状面積が大きく且つ粗にランダム分布している領 - ハーのプロット○印を連ねるグラフは図1·6 中の c → c ´ 線 ` 。 ´ 域や突起の島状面積が小さく且つ密に分布している領域 は、上記の最高研磨レートと最低研磨レートとの中間の ☆中のプロット○印を連ねるグラフは図16中のd‐d^ \ \ \ 初期研磨レートであろうが、 突起の島状面積が大きく且 線に沿う画楽中央横方向の残膜厚の分布を示し、図28 ・ つ粗にラングム分布している領域と、突起の島状面積が ・・中のプロット〇印を連ねるグラフは図16中のe-e^ ニュー・小さく且つ密にランダム分布している領域とは、いずれ の方が速い初期研磨レートであるか否かは、研磨液や他 の条件(分布の規則性)突起形状,突起配列,突起配置 エー及びシール領域227k(シール四隅部227Cを含む) 「Amily など)にも起因しているため、判然としない。ただ、実 ニー・での最大膜厚差は約850Åであり、基板全体での最大・・・、際のCMP処理では砥液が画素領域20の凹凸の規則的 膜厚差は約950Aであった。画素領域20及びシール 分布によりある程度規則的な流動分布を引き起こしてい るものと考えられるため、非画素領域でも同様な流動分 布となるように工夫する必要もある。

ニー」め、入力端子パッド26の周囲領域での擬似画案凹凸パー・90【0109】実際、反射型液晶パネル用基板のチップサ ニニーターンRのパターン密度を更に下げれば、更なる平坦化 ハージイズ内においては、入力端子パッド26が最も広い島状 **単型。突起でその1次元配列の間隔からじて粗の分布と考えら** 【0107】画素での凹凸形状模様に影響する構成要素(造造れるので、この入力端子バッド26を含む領域が最高研 ※ 磨レードとなる。ところが、画素領域20では画素凹凸 - 最下層配線のゲート線4、第1のメタル層のデータ線 シー パターンが縦横2次元にマドリクス状に展開された明瞭 『ミニブ』・ソース電極配線7a及び中継配線1.0、第2のメタミニーな空間周期性を呈している。従って、画素領域20の凹 二、ル層の遮光膜12やプラグ貫通用開口部12aである。 ここも凸分布には、画案凹凸パターンの空間周期性という高次 の規則性と画素凹凸パターン内の低次の規則性とから成

一系域。0.4~4,000.0%程度の微細な線幅は代表される微視、全部【発明の効果】以上説明したように、本発明は、画素領 おり、的な各種の基本(1次)、凹凸部は2流行の組骸化膜3にありる域の空き間にダミーパターンを割り込ませて形成するの。 - 三川間けた2つの開口部の最下層配線の対象下線4公第1の のつきではなく、逆に、計画素領域において既成導電層層を援 シイミメタル層のデータ線の高光ース電極配線 7.4毫及び中継 一一、用して被研磨層の上層の層間絶縁膜の底上げ用のダミー パターンを略一面的に形成した点を特徴とするものであ 配線10,第2のメタル層の遮光膜針2やブラグ貫通用 ・第日部1.2 a デの分布とご画素中でごれる基本凹凸部のごと、(るご画素領域においてグミーパターンを形成する場合) 芝居。偏り結より生じる凹凸密集部。た2次凹凸部派とから成る ベードは、底上げのための中間導電層と層間絶縁膜との成膜工 『京本 階層構造と考えられる』本例の擬似樹葉凹凸パターンP』。総制程を追加せねばならず、また、研磨前の層間絶縁膜の表 **室部にではまどの基本凹凸部に逐一忠実は対応させた原始的な 智慧。面起伏が抑えられているとき却って初期研磨レートが低** 基本凹凸部をそのまま模する代わりは喜愛久中的な凹凸。『川野くなるので』、層間絶縁膜表面を鏡面様に平坦化するため ☆母母、密集部を見立てるように、擬似ゲーB線4。F.O擬似デー 共ご意に必要な研磨時間が長くなり、「砥液の消費も増大する。 ※ タ線7。 , 擬似ソース電極配線 7 a 計及磁擬似中機配線 市上部じかしながら、本発明は上記の不都合を解消できるばか 4 42 10, のみを形成したものであるご今優の凹凸密集部と ラマスりか、次のような効果を奏する。 コンプロンス しては、ゲート線4とデータでどの重ない部分や容量電 【0115】(1) 端子パッドの近傍に、単層又は複 - 極9aと中継配線 1,0の重なり部分が考定される。このでは一層のダミーパターンを有する場合、端子パッドの近傍の ため、擬似画素凹凸パターンPは擬似ゲート線4,,擬『一上層の層間絶縁膜の成膜表面レベルが画素領域での成膜 似データ線7。及び擬似中難配線 10 恋を含むことが好 表面レベルと略同等レベルになり、表面レベルが全体と 公司:ましい。典型的な凹凸部分を撥似画素凹凸パタ片ンPの Back まして均一化するため、研磨処理において一様の研磨レー ****** 要素とすれば良い。擬似画素四凸パタギジPの中での典 * 注:「トが得られる」。このため、従前の成膜表面レベルが均一 型的な凹凸部分の位置と実際の画素の中の典型的な凹凸 化されていない状態で問題となっていた端子パッド部の - 一一部分位置とが正確に対応していなくても構わない。 スタース<mark>易研磨性が改善され、端子パッド部の下地が露出するこ</mark> 【0110】ここで例えば、画素凹凸パタ半ツが3次以、一等とがない。これは画素領域表面の更なる鏡面様の平坦化 ☆☆☆上の階層構造と考えられる場合☆基本即凸部の細密なデ☆☆☆に役立ち、且つ研磨処理前の層間絶縁膜の薄膜化も実現 ットコピーまでは必要でなく、巨視的な階層から3次又 できる。この薄膜化により、画素領域にある層間導電部 ② ※は2次凹凸部までを模するだけでも充分であるう。た ※※※※のコジタクトホールのアスペクト比を改善できるので、 -----だ、ごのような画案内の凹凸パターンの階層構造が明瞭 🖓 🗔 コンタグトホールの細径化により開口部の細径化に結び **テープでない場合、基本凹凸部のデッドコは光を擬似画素凹凸 米型で付けることができる。それ故り遮光性能が向上し、スイ** パターンPとする方がマスク設計上の煩雑さを回避でき ッチング素子特性を改善できる。勿論、成膜工数の追加 プログラスである。また、最大膜厚差が1.000A以下となった。を招かずに済む。 るような更なる高精度の平坦化を企画する場合は、画素 🐃 🖹 【0116】そして、画素領域外の端子パッドの近傍域 - COデッドコピーを擬似画案凹凸パターンPとする方が良 にも導電圏のグミーパターンが敷き詰められていると 有如**VN.**有点以外等的。而一页有一个。 では1917年間には、近年である。これでは、1917年には1917年には1917年には1917年には1917年には1917年に1917 【0111】なお、上記の実施形態の液晶パネル基板は『こ』域外から基板に作り込んだ案子領域に入り難くなり、光 / 《 反射型液晶パネルに用いるに好適であるが、その反射型 電流を抑制でき、スイッチング素子の改善に役立つ。 液晶パネルは前述した液晶プロジェクタのライトバルブ・ 《【0117】(2) 入力端子パッドの周囲に配置され 上記は勿論のこと、腕時計型電子機器:ワッドプロセッサ, (***たダミーパターンが平面的に細分化された複数の小分け パーソナルコピュータ等の携帯型情報処理機、携帯電話で、ダミーパターンがらなる場合、成膜直後の層間絶縁膜の 🗽 機の表示部やその他各種の電子機器の表示部に適用する 🦠 表面レベルを均一化しながら、隣接の端子パッド間のシ ョートを防止できる。 >・『【0112】また、上記実施形態の液晶パネル基板は半 金二【0118】(3) 相隣り合う入力端子パッド間が非 - 1. 『導体基板の主面にスイッチング素子を作り込んだもので』。『ダミーパターン領域である場合』入力端子パッド間のシ 1 多水や石英基板等の絶縁性基板を用いることができる。スイ ※4.5【01[19] 1.(4)※4この入力端子バッドとその周囲に 『『『『ッチング素子と『で絶縁性基板上に薄膜トラジジスタ 配置された小分けダミーパターンとの間隔が、配線とそ (TFT)などを形成する場合でも、本発明を適用でき、「一つの近傍のダミーパターンとの間隔よりも広く設定されて 2.4.3**ることは言う迄もない。** アーファーティストラファ なる場合、異方性導電膜の導電性粒子による入力端子パ 【0113】更に、本発明は液晶パネル基板に限らず、 ニュッドと小分けダミーパターンとの架橋が起こり難くな 他のフラットディスプレイ用基板に適用できるものであ **・・・り、ショートを極力防止できる。 プランキンスリンの 1 でき デンドッ【IO 1:2.0 】 (5) (5) (中**推端子パッドとその周囲に配置** 3.

されたダミーバターンとの間隔が、配線とその近傍のダ(〇)。似画紫凹凸バタ無沙心形成した構成を採用できる。研磨 トし難くなる。 Windown 1000 are 1000 conference お配送の表面平型性経験現できる。2000 音 101 a 7

1 754 -

4 1 / W

一人処理によって平坦化を行う際、画素領域はその周辺部ま売品が担性が顕著になる語は、部でもの、音器合写器が ☆・で均分なレートで研磨が進行する。このため、従前に比→・☆母間の1.3 競影→14判論この撥似画業凹凸パタニンが少な

域の外周部にも設けることにより多さの領域はシール領でし、きるパーや連絡はライーペンデュール派 | | | | 域部分の主層の層間絶縁膜の表面のレベルと同等にな | 「珍々ら【図面の簡単な説明】『台巻字 「音」」(とき

「一二【0事23】。48) シール領域のダミーバタミンがス マストイッチング素子の制御配線層と同層で孤立したパターン ほちどす切断図である遠面「新聞展立」』(1915年)。 上。の上に積み足されて成る場合、研磨処理の層間絶縁膜の平立意脈図3丁圏2の断面構造に対じ端子パッドの構造を変え 元二二表面レベルの平坦化を更に微細に調節できる。そう アカミだ状態を示す断面図である。 デラジュニュート

- 領域にごグミーパタニンを積み重ねて成る場合、研磨処子 『恋【図5】》実施形態1の反射型液晶パネル用基板において

域を取り囲むシール領域の隅部領域には、シール領域の・・・端子バッドの近辺を示す部分平面図である。 グミーパターンが形成されている。このため、シール四 お起伏に比し四隅部の初期研磨レートが速くなるため、 【図9】実施形態1の反射型液晶パネル用基板において これに引きずられる形で四隅部で囲まれたシール領域内、・・中継端子パッドの近辺を示す部分平面図である。 及びシール領域の残膜厚バラツキが抑制される。

△グミーパターンがない (パターン密度ゼロ) 場合でも、 ◇◇◇CMP処理を施した液晶パネル用基板における研磨後の 隅部領域が落ち込みその境界部分が立ち上がっているた。美澤洋第3の層間絶縁膜の膜厚分布を示す等膜厚線図である。

□ □ 【0127】従って、画案領域及びジール領域の全体的できる面図である。コントニーキーのできる。 イン**な平坦化を得ることができる。**とれることはある。

【0128】(12) そじてまだ、本発明においては、 非画素領域に連続拡張面(いわゆるベタ)のグミーパタ 【図13】実施形態2において第3の層間絶縁膜を膜厚 一ンを形成するではなく、画素の凹凸を模した複数の擬

一二二ミーパターンとの間隔よりも広く設定されている場合、湿度性処理前の層間凝鬆膜の画素領域以外の表面にも、画素の 中継端子パッド上では通常銀ペーストで導通が図られる。注意基表面凹凸模様と殆ど類似の表面凹凸模様が拡がっている ようになっているが、、銀ペーストが中継端子パッドからで、主筆ためで研磨シーミが初期から基板のどの部分でも略等し 若干はみ出しても、その近傍のダミーバターンにショーを中心くなり、雪雪が空苔も画素領域及びシール領域では高精度

○【0121】(6) 端子パッドの近傍域に限らず、画□暗信【○主29】「(13)」「複数の擬似画素凹凸パターンを非 **※ 、 素領域の周囲を取り囲むシェル領域に、グミーバターン 本語を画案領域上に②次元方向に繰り返し展開形成した構成で** - が形成されている場合。その部分の研磨処理前の層間絶当に一は普画素領域のでドリクス状などの空間規則性も対応す - - - 緑膜の表面は画素領域のそれと略同等になるので、研磨 🏸 🚟 るごとはなるため 🕫 画素領域及びジール領域での表面平

- 「ベ画素領域の平坦性が一層良好となりミ反射率が向上す ※語鑑くど※擬似ゲード線に及び擬似データ線で構成されて成 るだけでなく、研磨後のコンタクトホールのエッチング(準備の場合が画影の凹凸の顕著な(代表的)部分や画素領域 ☆ 【0122】(7)→ 更に、ダミーパターンをジール領 ☆ ☆ 領域及び ※⇒ル領域での層間絶縁膜を高精度に平坦化で

⇒」が勾配面となることはなく、シモル材の密着性を改善す。⇒⇒⇒反射型液晶パネル用基板のレイアウト構成例を示す平面 マン**ることができる。**としまわりである。 (1994年1月4日 - 日本の**とのであるか**の発酵の多な「発売の多数)と20

。「A図2丁図1中のB号B与線に沿って切断した状態を示

□□【0124】(9) そして、画素領域の周辺に配置さ □□□【図4】実施形態1の反射型液晶パネル用基板において ※2000年によるイッチング素子に信号を供給する駆動回路の近傍 ※※※画素領域とシール領域の近辺を示す部分平面図である。

【0125】(10) 更に、本発明においては、画素領 【図6】実施形態1の反射型液晶パネル用基板において

辺領域又は当該隅部の周辺領域よりも密度の低い分布で 【図7】実施形態1の反射型液晶パネル用基板における 端子パッドとフレキシブルテーブ電線との接続状態を示

一のダミーバターンによる凹凸が反映した面粗さを呈して、 【図8】図7中のA-A、線に沿って切断した状態を示

側の研磨レートが略平等化する傾向で進行し、画素領域 【図10】実施形態1において第3の層間絶縁膜を膜厚 約24000人で成膜した後、その画素領域の中心部の ニート【0126】(11) また、シール四隅部において全く ニュー第3の層間絶縁膜の残膜厚が約12000Åになるまで

大人用基板においてジール領域の四隅部の近辺を示す部分平

> 【図12】図11中のC-C/線に沿って切断した状態 ※ を示す断面図である。

約24000人で成膜した後、その画素領域の中心部の

第3の層間絶縁膜の残膜厚が約120000人になるまで CMP処理を施した液晶パネル用基板における研磨後の 第3の層間絶縁膜の膜厚分布を示す等膜厚線図である。

13881-

【図14】本発明の実施形態3に係る反動型液晶パネル 用基板においてシール領域の四隅部の近辺を示す部分平 マーバナーミグ自会小 ロ 面図である。

【図15】図14中のC-C宣教に沿って切断した状態 を示す断面図である。 W…行方向配達銀雲

【図16】実施形態3において第3の層間絶縁膜を膜厚 約24000Åで成膜した後、その画素領域の中心部の 第3の層間絶縁膜の残膜厚が約上2000人になるまで ※ CMP処理を施した液晶パネル用基板における研磨後の 第3の層間絶縁膜の膜厚分布を示す等膜厚線図である。

【図17】反射型液晶パネルをラ冷線の以系として用い、 た投写型表示装置の一例としてビデオプロジェクタを示 す概略構成図である。

【図18】反射型液晶パネルを示す断面図である。

【図19】従来の反射型液晶パネルに用いる反射型液晶 パネル用基板を示す平面図である。

【図20】図19の反射型液晶バネル用基板の画案領域 を示す部分平面図である。

【図21】図13中のA-A 線に沿って切断した状態 を示す切断図である。

【図2-2】図1-2中のB一B 線に沿って切断した状態 を示す切断図である。

【図23】図19に示す従来の反射型液晶において第3 の層間絶縁膜を膜厚約24000Åで成膜した後、その 画素領域の中心部の第3の層間絶縁膜の残膜厚が約12 000AになるまでCMP処理を施した液晶パネル用基 板における研磨後の第3の層間絶縁膜13の膜厚分布を 示す等膜厚線図である。

【図24】図23の従来例、図10の実施形態1、図1 3の実施形態2及び図16の実施形態3において、aa、線に沿うシール左辺縦方向の残膜厚の分布をそれぞ れボすグラフである。

【図25】図23の従来例、図10の実施形態1、図1 3の実施形態2及び図16の実施形態3において、bb、線に沿う画素中央縦方向の残膜厚の分布をそれぞれ 示すグラフである。

【図26】図23の従来例、図10の実施形態1,図1 3の実施形態2及び図16の実施形態3において。cc 線に沿うシール上辺横方向の残膜厚の分布をそれぞ れ示すグラフである。

【図27】図23の従来例、図10の実施形態1、図13の実施形態2及び図16の実施形態3において、は一 d′線に沿う画案中央横方向の残膜厚の分布をそれぞれ 示すグラフである。 1 - 60 - 5 - 7

【図28】図23の従来例,図10の実施形態1,図1

e、線に沿う画素中央横方向の残膜厚の分布をそれぞれ

示すグラフである。 ディー・スポースカ 【符号の説明】

1…P--型半導体基板

2,21´…P型ウェル領域: : **

3…フィールド酸化膜 : :--::

4…ゲート線

4 a…ゲート電極 (計型)5・31.57

4 b…ゲート絶縁膜

4。…擬似ゲート線

5 b…N'型ドレイン領域

6…第1の層間絶縁膜

6a, 6b, 6c, 16…コンタクトホール。

California de

7…データ線 シスムトにいきだった

7 a…ソース電極配線 7。…擬似データ線

7a。…擬似ソース電極配線

8…P型容量電極領域

9 a…容量電極

9 b…絶縁膜 (誘電膜)

10…中継配線

-1.1…第2の層間絶縁膜

-1 2…進光膜

12 a…プラグ貫通用開口部

12b…接続用配線

12。…擬似遮光膜

13…第3の層間絶縁膜

14…画素電極

15…接続プラグ (層間導電部)

17…パッシベーション膜

20 画素領域(表示領域)

21-データ線駆動回路 (Xドライバ)

22R, 22L…ゲート線駆動回路 (Yドライバ)

23…プリチャージ及びテスト回路

24…画像信号サンプリング回路

25…遮光膜

26, 26′…入力端子パッド

26a…下層

26b, 26b'…上層

27, 127, 227…シール領域

29R, 29L…中継端子パッド(銀点)

30…反射型液晶パネル

31、131,231,331, 反射型液晶パネル用基 板

32…支持基板

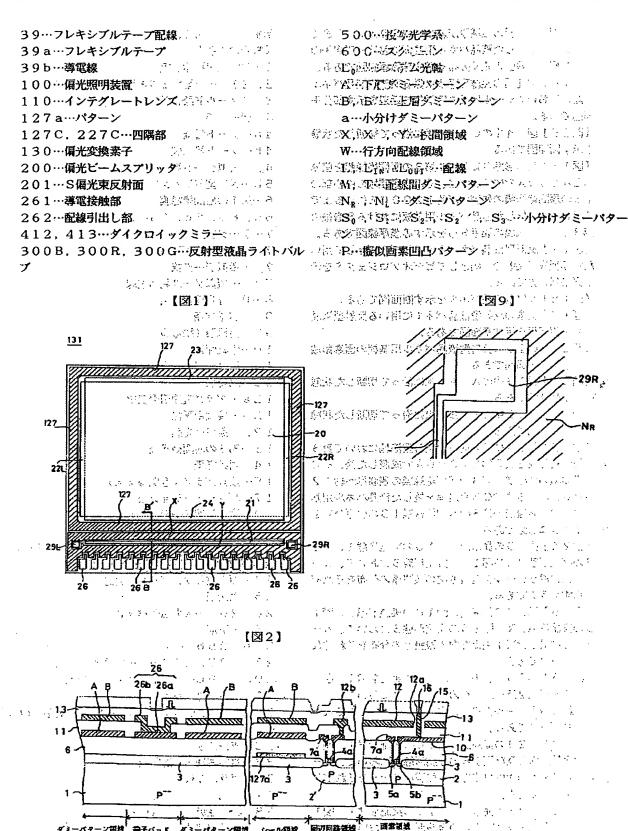
33…对向電極(共通電極) -

35…ガラス基板

今 7⋯液晶

38…異方性導電膜 (ACF.)...

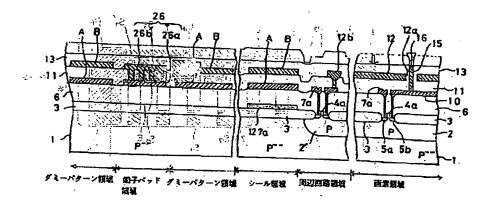
38b…接着用絶縁樹脂材



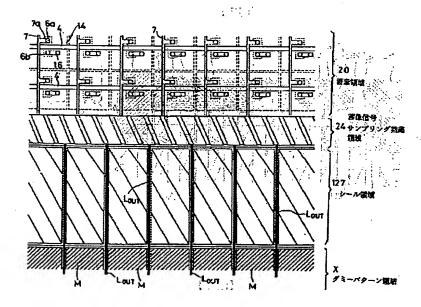
10.30万元至长6基础的60

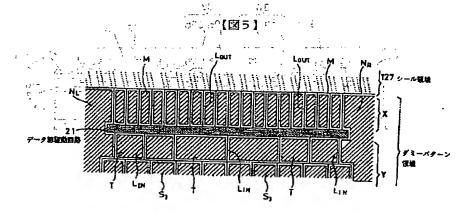
類類 "同时为什么是实现"。 手马老

[図3]

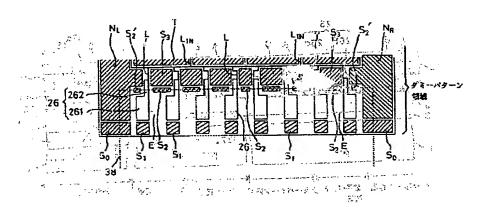


[図4]



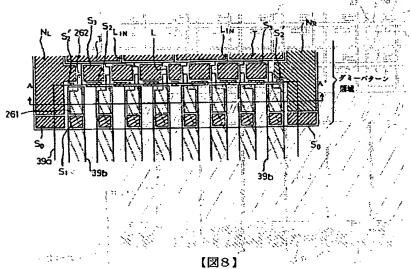


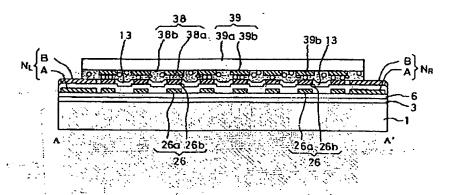
Edding * 1 fording

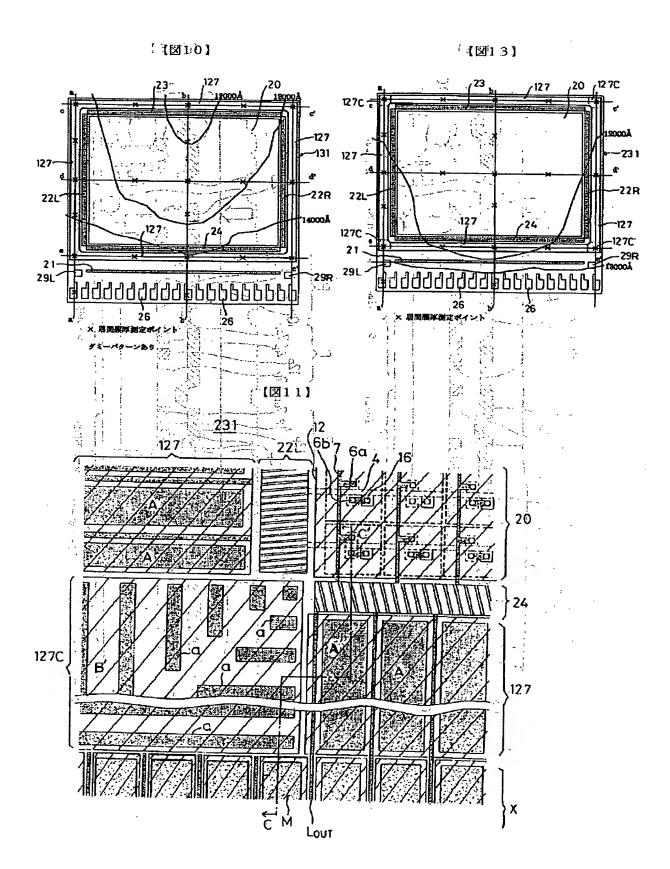


[李图]

【図7】



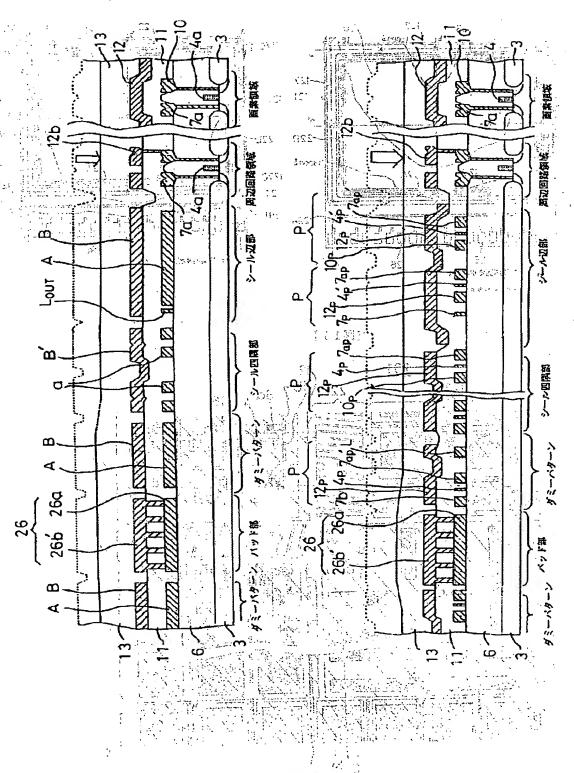


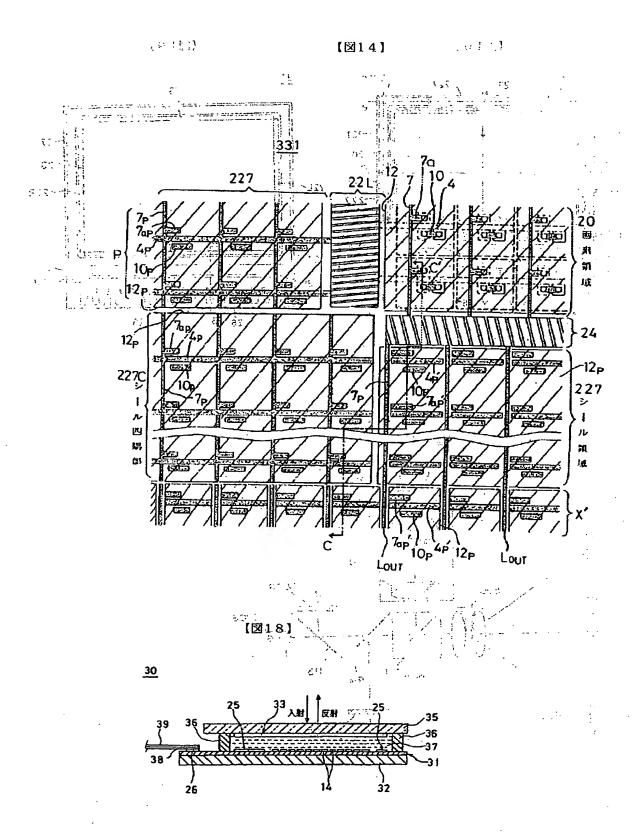


【図12】

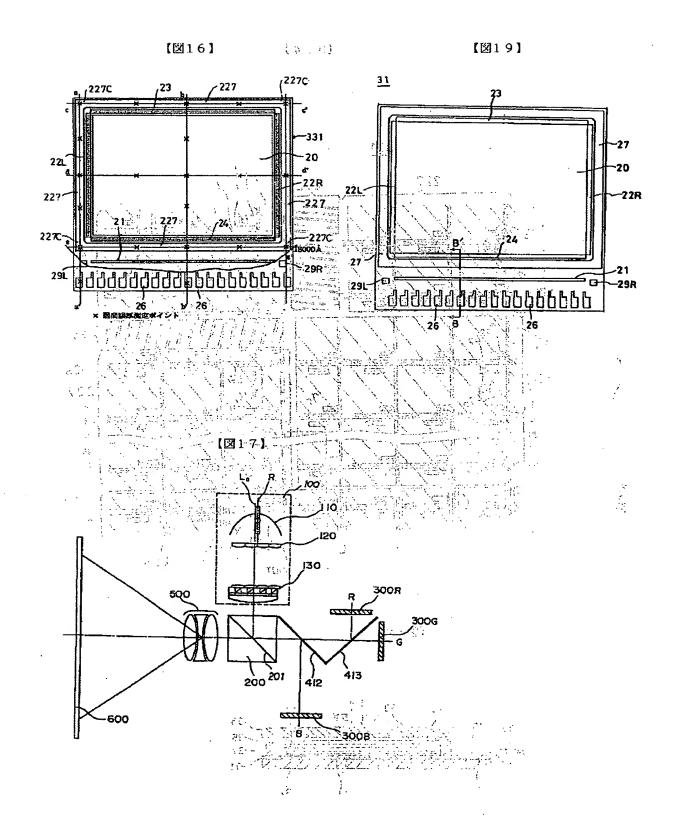
Control to the market

1 【図1.5】

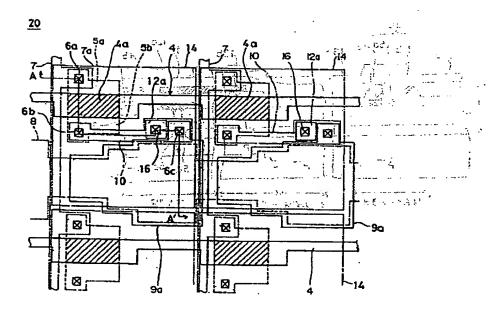


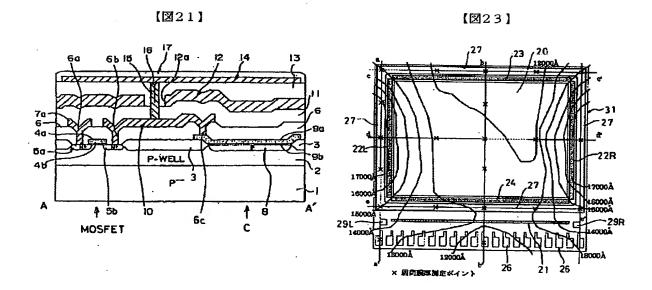


.

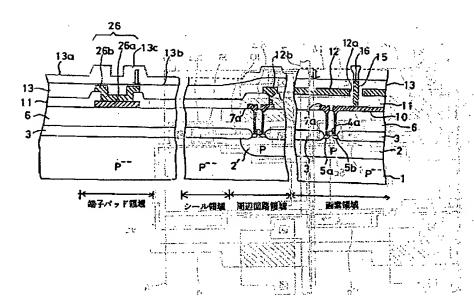


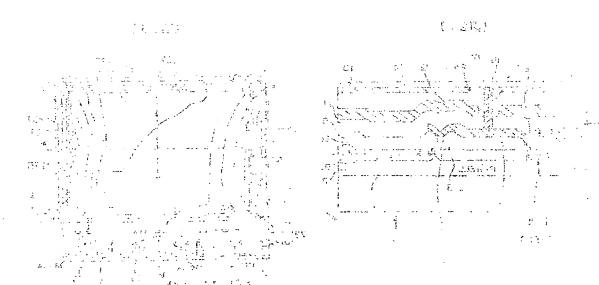
【図20】 (1972)



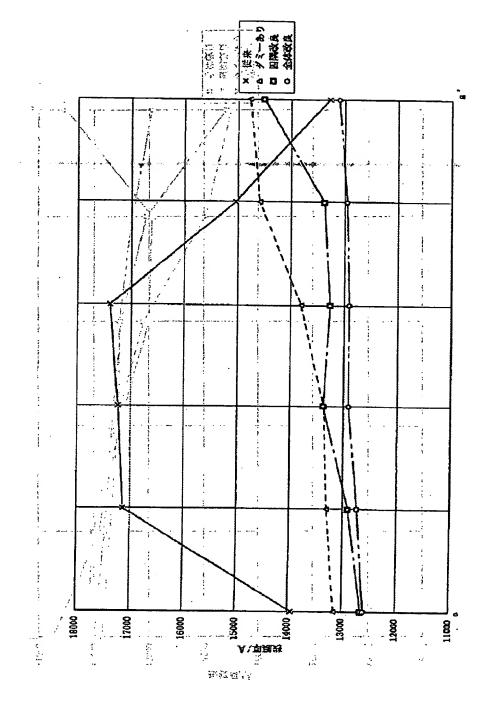


【図22】 (05度)

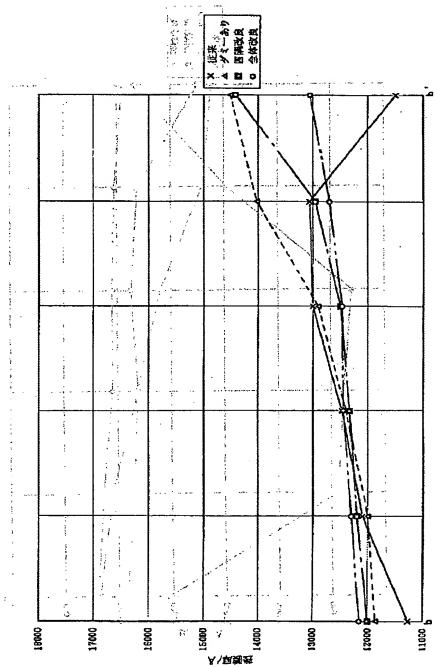




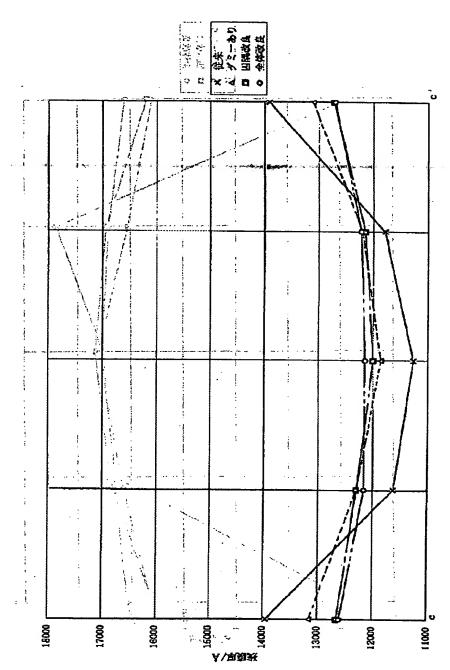
(三)[图24]



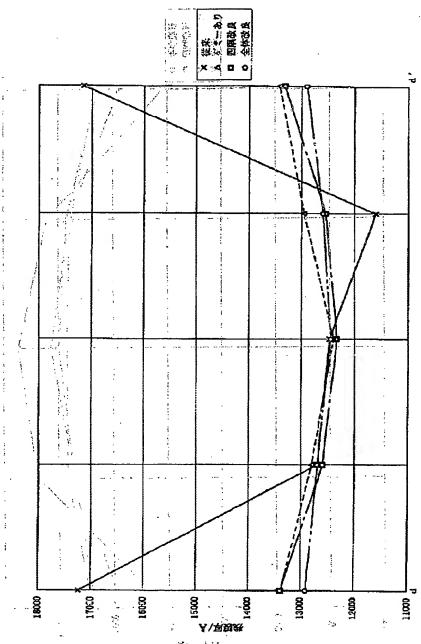
⊷【図25】



[[[图26]

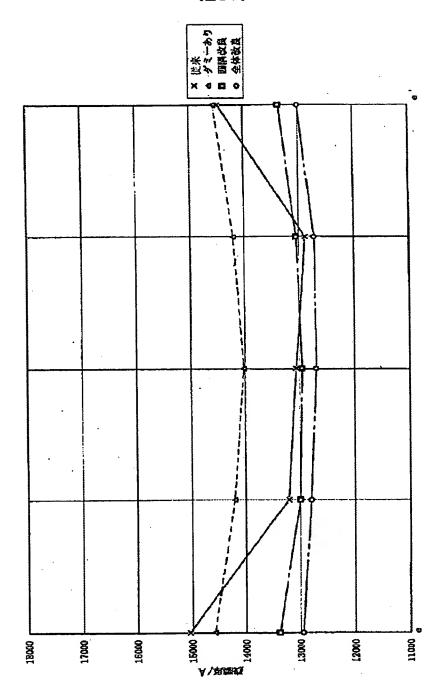


○ 【図27】



** 74

[图28]



:

¥.

يسر